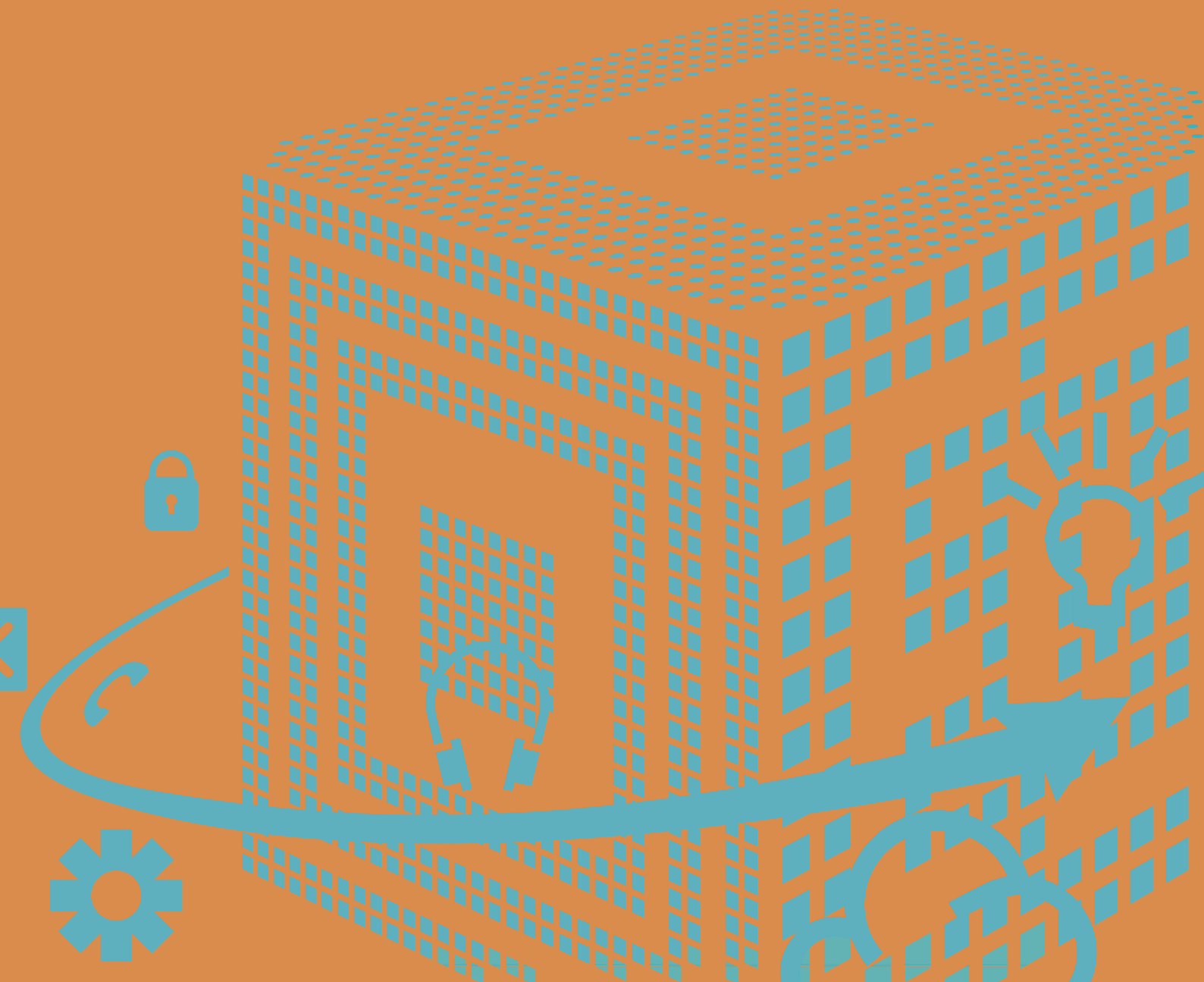


2012 日月光半導體製造股份有限公司 智慧財產報告書



Intellectual Property



智慧財產報告書內容聲明書

本報告書符合組織之智慧財產經營管理現況，並與組織對外公開資訊一致，內容無虛偽不實或不當隱匿之情形，特此聲明。

立書人：（公司 / 機構印章）



（負責人章）



統一編號：76027628

地 址：高雄市楠梓加工出口區經三路 26 號

電 話：07-3617131

中華民國 101 年 9 月 11 日

2012 年智慧財產報告書摘要

面向一：公司／組織概況

日月光集團為全球第一大半導體封裝測試服務公司，目前除了台灣外，在美國、新加坡、馬來西亞、日本、南韓、上海、蘇州、昆山、威海等地均設有營運據點，輔以完善的產品線，以提供全球客戶最佳的一元化服務與最先進的技術。集團係由母公司之「營運支援中心」、「前線服務中心」及共同負責整體營運規劃與執行；並由「集團研發中心」、「前線服務中心」內的「工程中心」分別成立團隊，分工合作進行研發，所產出的重要智財則由「集團研發中心」所屬之具有三項主要功能（智權法務、智權管理及智權發展）「集團智權暨法務處」統一管理。

面向二：核心技術分析

日月光設立至今近 28 年，核心技術廣度已橫跨傳統的導線架封裝及錫線基板封裝等產品態樣領域、進而延伸至自行開發實用化的封裝用基板技術；在技術先進度上更漸轉至先前由整合型元件製造商 (IDM) 所獨佔的高階先進封裝，如晶圓凸塊 (bumping)、覆晶 (Flip Chip)、以及系統整合封裝 (SiP) 等；製程材料上主要將打線製程由金錫線製程逐步改採銅錫線製程以減低成本，在前述核心技術領域各有其優勢技術及為數頗豐的專利。在測試技術上，配合客戶需求及市場主流產品需要，提供包括 6 吋 / 8 吋 / 12 吋矽晶圓針測、凸塊晶圓針測技術與後段測試等頂尖測試技術。

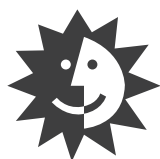
面向三：研發策略與資源

日月光當前研發方向為系統封裝 (SiP)、3D IC 封裝及高階封裝的效能提升。日月光的研發過程是從基礎學理出發，到實用量產技術落實，不單是厚植自力研發實力、亦相當重視與學、研單位的合作。組織上為兼顧先進封測技術、與高階封裝產品面的研發，於集團階層特設有集團研發中心，於各廠區則設有工程中心組織。過去三年投入研發的經費約佔總營收的 4% 以上，除隨著每年穩定成長的營收而成長外，並逐年提高所佔比例，以因應業界高階封測技術的發展、備妥競爭力之研發資源能量。歷年來的深耕，迄今亦累積諸多豐盛成果。

面向四：智慧財產策略、管理與成果應用

為了達成智財戰略性佈局及積極應用的目標，日月光在智財之創造、保護、維護與應用上皆訂有明確之策略。而其智財管理制度及系統，亦圍繞且緊密配合著企業的產品、技術開發各環節。日月光的智財思維並突破了傳統受理提案篩選申請的機制，將智財管理提前到研發創新階段，從源頭提升發明創新的價值。除了為數眾多的核心技術專利，日月光尚有眾多表彰產品形象的商標，對於非公開的智財，則採取了嚴密的保密控管機制。對於智財風險的管理、侵害糾紛處理與涉訟，日月光亦備妥相關對策，以確保自身與客戶的銷售順暢。

單位代表 logo



日月光集團

目次

Contents

003	壹、公司 / 組織概況	
1.1	基本資料與組織簡介	04
1.1.1	基本資料	04
1.1.2	組織簡介	08
1.2	企業經營模式	16
1.2.1	目前之企業經營模式	16
1.2.2	未來營運發展方向與目標之規劃	17
1.3	組織系統	18
1.3.1	企業整體組織結構	18
1.3.2	企業智慧財產管理部門之組織結構	19
1.4	遠景	21
022	貳、核心技術分析	
2.1	企業核心技術、其衍生產品及市場 優勢分析	22
2.2	由核心技術及創造企業未來受益或 維持市場競爭力之規劃與分析	27
029	參、研發策略與資源	
3.1	研發策略、方向與組織	29
3.1.1	研發策略與方向	29
3.1.2	研發組織 / 研發人才組成	30
3.2	企業研發資源與成果	31
3.2.1	歷年之研發投資額、其所佔整體營 業額之比例等	31
3.2.2	研發成果	32

034	肆、智慧財產策略、管理與成果應用	
4.1	智慧財產策略與目標	34
4.1.1	具體之智慧財產策略 (含智財之創造、 保護、維護與應用之策略)	34
4.1.2	智財目標	34
4.2	智慧財產管理制度或實施方式	35
4.2.1	研發創新與智慧財產創造管理	36
4.2.2	從發明到智財之整合性管理	39
4.3	智慧財產清單 / 智慧財產成果	43
4.3.1	歷年專利件數分析	43
4.3.2	其它有價值的智慧財產	46
4.4	企業所擁有的智慧財產之主要用途， 及其對企業營運的主要貢獻	47
4.5	智慧財產相關之風險應對措施	48
4.5.1	說明企業為防範侵權指控與重視他 人智慧財產所進行的相關措施	48
4.5.2	面臨智慧財產相關之危機所準備之 應對措施	49
4.5.3	侵權品因應對策	49
4.5.4	結語	49



壹、公司 / 組織概況

基本資料與組織簡介 1.1

基本資料 1.1.1

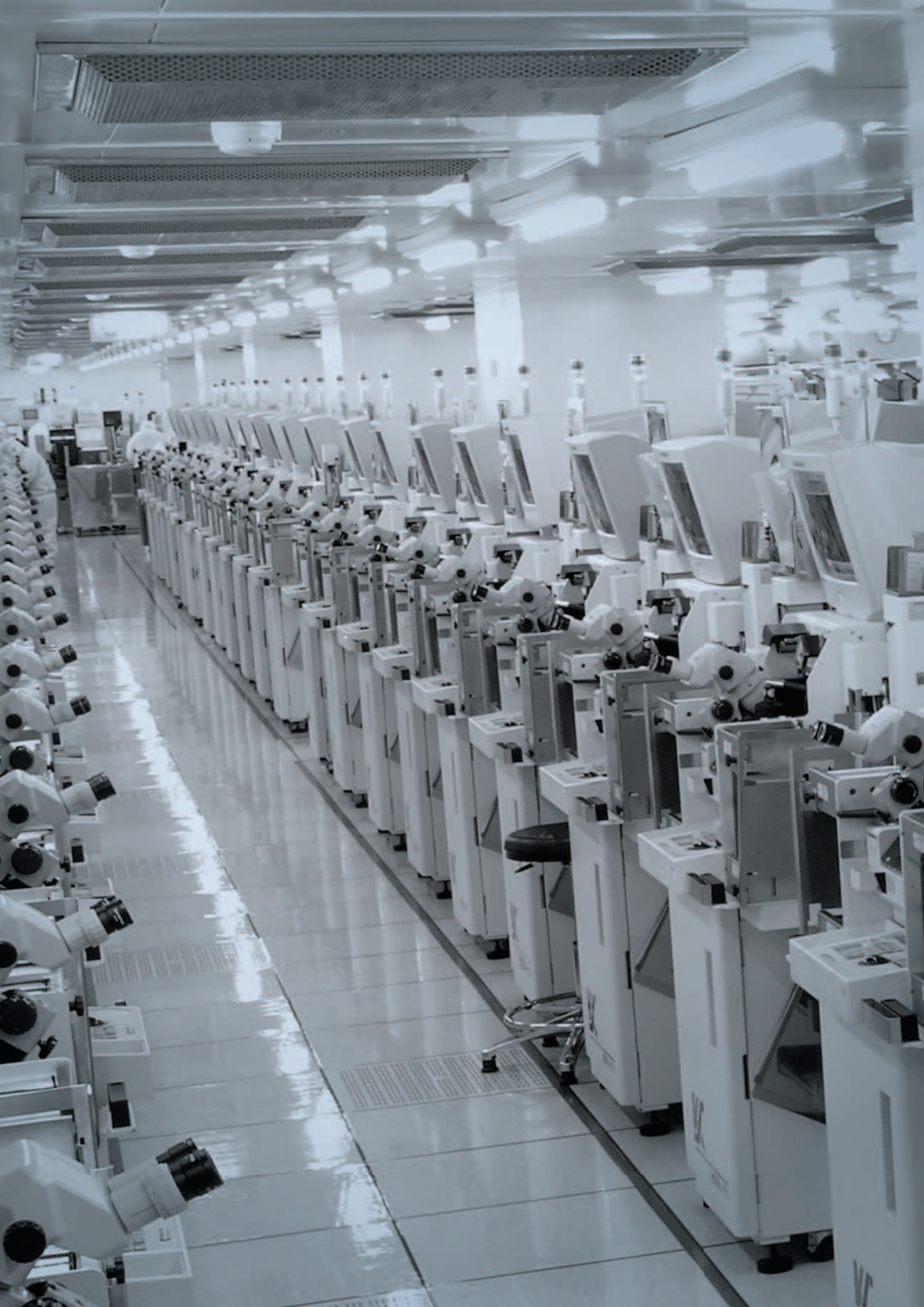
日月光半導體製造股份有限公司 (ASE Inc.)

行 業 別	半導體製造業
統 一 編 號	76027628
公 司 狀 態	核准設立
代表人姓名	張虔生
公司所在地	高雄市楠梓加工出口區經三路 26 號
登 記 機 關	經濟部加工出口區管理處
核准設立日期	民國 73 年 3 月 23 日
集團員工人數	55,000 人
營 業 額	95,000,000,000 元 (2011 年)
實收資本額	66,578,550,520 元 (經濟部 2012/7/24 更新資料)

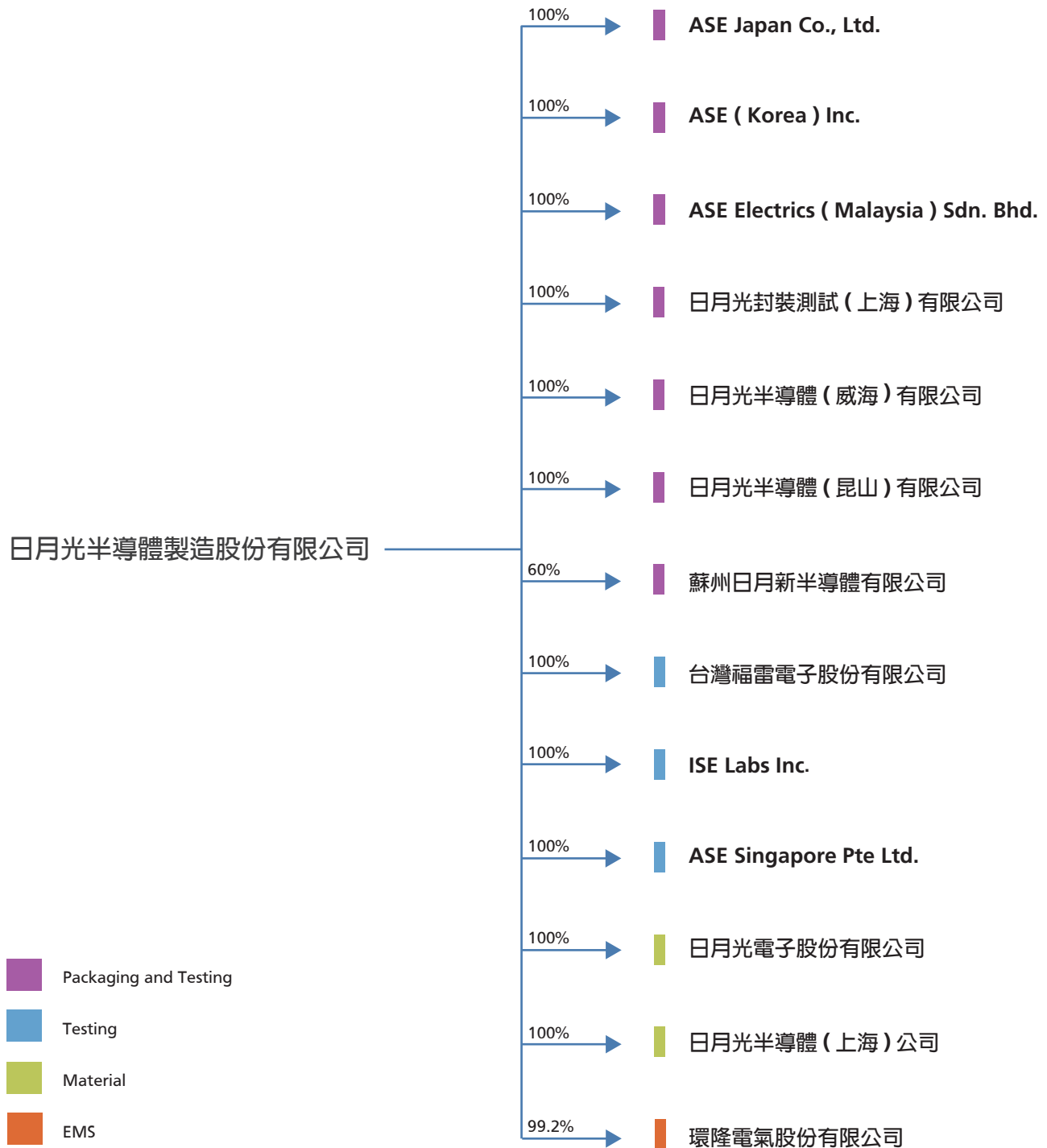


日月光集團為全球最大半導體製造服務公司，長期提供全球客戶最佳的服務與最先進的技術。自 1984 年設立至今，專注於提供半導體客戶完整之封裝及測試服務，包括晶片前段測試及晶圓針測至後段之封裝、材料及成品測試的一元化服務。

客戶也可以透過日月光集團的專業電子代工製造服務的環隆電氣，提供完善的電子製造整體解決方案。



日月光集團主要成員圖





組織簡介 1.1.2

經營理念

- 提供客戶「至高品質」的專業服務
- 為公司及客戶創造長期且穩定的利潤
- 與協力廠商攜手共創榮景
- 培訓員工使成為各領域之專業菁英
- 「公平且合理」地對待所有員工
- 提供員工「和諧、愉快、開放」的工作環境
- 在營運中儘可能地保持「彈性」
- 成為世界第一大封裝廠

日月光集團不斷以創新領導半導體產業的潮流，在營運及技術上精益求精外，日月光尤其視自己的服務為客戶營運績效的延伸、一直秉持著以花費最低資源來得到最大產出成果的效益化精神、為客戶節約每一分成本。

組織沿革

1984

張虔生與張洪本兄弟創立日月光半導體。
於七月首座封裝廠在台灣高雄正式開始營運。

1987

高品質多腳型針格排列積體電路 (PGA)
及塑膠多腳型針格排列積體電路 (PPGA)
開始外銷歐美

1989

日月光半導體正式於台灣證券交易所
公開上市。

1990

收購福雷電子，建立 IC 測試事業版圖。

1991

於馬來西亞檳城設立半導體封裝和測
試廠。

1992

榮獲國際標準組織 (ISO 9002) 品質認
證合格。

1996

- 子公司福雷電子 (ASE Test Limited)
正式於美國 NASDAQ 證券市場掛牌
買賣，成為第一家在美國上市的台
灣公司。
- 成立日月宏科技股份有限公司，建
立封裝材料之內供能力。

1997

通過 SAC (Semiconductor Assembly
Council) 認證。

1998

- 子公司福雷電子正式於台灣證券交
易所掛牌買賣。
- 榮獲國際標準組織 (QS 9000) 品質
認證合格。
- 榮獲 ISO 14001 環境品質認證合格。
- 建立覆晶封裝及測試生產能力。

1999

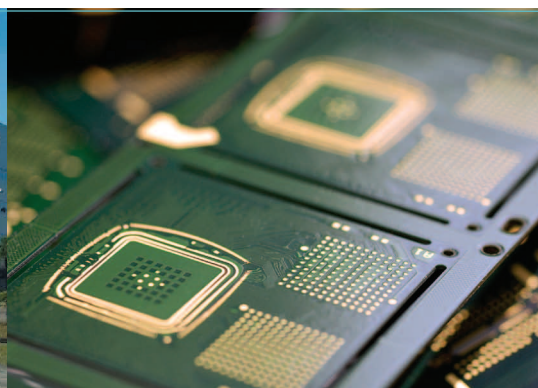
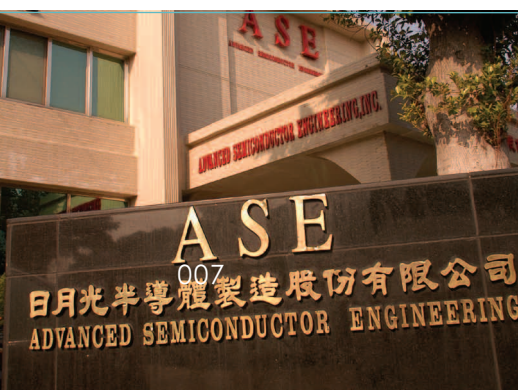
- 透過福電電子收購全美最大的獨立
測試廠 ISE Labs 過半數股權，擴展
日月光全球測試實力。
- 併購摩托羅拉台灣中壢廠及南韓
PAJU 廠，創下與 IDM 大廠之合作
先例，擴大產品範圍。
- 購得環隆電氣控股權，進一步拓展
系統組裝事業版圖。

2000

- 日月光半導體 (ASE Inc.) 於美國紐
約證交所正式掛牌買賣。
- 覆晶封裝正式進入量產。

2001

- 成立中壢智慧型工業園區，提供完
整之一元化服務廠區，為北台灣的
生產主要據點。
- 完成 12 吋晶圓凸塊技術開發並正式
提供生產製造。



2002

榮獲美國半導體設計協會 (Fabless Semiconductor Association) 評選為最佳封裝測試服務供應商。

2003

- 完成合併子公司日月欣半導體股份有限公司與日月宏科技股份有限公司作業，整合企業資源。
- 與台灣最大基板廠華通電腦股份有限公司合資成立 IC 基板廠－日月光華通科技股份有限公司，強化日月光之基板製造能力。
- 全年營收超越最大競爭對手，成為全球第一大 IC 封裝測試公司。

2004

- 併購 NEC 日本山形縣的封裝測試廠，日月光成功在日本半導體市場建立營運平台。
- 大陸上海設立基板材料及 IC 模組生產據點。
- 慶祝日月光集團二十週年。

2005

晶圓級封裝 (WLCSP) 進入量產



2006

- 日月光材料事業部門分割並轉移至子公司日月光電子，以專業分工與強化企業核心競爭力。
- 日月光與力晶半導體成立日月鴻科技，進軍記憶體封裝測試業務。

2007

- 恩智浦半導體 (NXP Semiconductors) 與日月光於中國蘇州合資成立封測廠，公司命名為日月新半導體，提供低階封裝服務，如 QFN、LFBGA、SO、TSSO 與手持式裝置應用的封裝產品。
- 整合大陸上海威宇科技測試封裝有限公司更名為「日月光封裝測試 (上海) 有限公司」。

2008

- 收購大陸山東威海「愛一和一電子公司」，提供低階封裝與分離式元件的生產製造。
- 日月光集團開始研發銅製程鐳線技術

2009

- 集團二十五週年。
- 超過 50 家客戶導入銅製程量產
- aWLP, aQFN 進入量產

2010

- 收購 EEMS Singapore Pte Ltd，強化新加坡子公司 (ASE Singapore) 的半導體測試業務。
- 完成收購環隆電氣，拓展從封裝測試到下游系統與模組組裝的事業圖。

2011

- 日月光榮獲數位時代「科技 100 強」台灣第三名與亞洲前十強，名列亞洲 / 台灣的雙榜得主。
- 榮獲經濟部頒發「一百年國家發明創作獎」殊榮。

2012

- 韓國廠 (ASE Korea) 與坡州市交河邑文發工業園區，簽署引資備忘錄，持續發展通訊 IC 封裝測試產線。
- 日月光收購位於台灣台中洋鼎股份有限公司擴展分離式元器件封裝與測試版圖。
- 集團旗下 EMS 大廠環旭電子股份有限公司正式在上海 A 股股票上市。



企業特色及營運據點

日月光集團以完善的產品線，提供客戶一元化 (turn-key) 服務的策略。將前段測試、晶圓針測、封裝設計、基板設計與製造、封裝服務、成品測試與系統組裝整合於單一供應鏈系統中，不但協助客戶有效縮短整體製造流程時間 (cycle time)，更確保產品的高良率與高可靠度。並透過策略聯盟與合作夥伴，藉由垂直分工，提昇產業專業技術及競爭實力。

日月光集團的全球營運據點涵蓋臺灣、南韓、日本、馬來西亞、新加坡、中國、美國及歐洲多個主要城市，全球員工人數超過五萬人。日月光以前瞻性的策略考量生產製造據點的建立，服務半導體製造供應鏈縮短生產週期且方便材料的供給，皆緊鄰當地的晶圓代工廠、專業電子代工廠 (EMS) 與委託設計製造 (ODM) 公司。由於日月光集團優異的營運績效受到許多國際投資機構認同，外資持股比例近七成，日月光集團除了是封測龍頭廠外也逐步邁向國際型大企業。

日月光集團營業據點圖



Suzhou, China (ASEN)



Shanghai, China (Material)



Shanghai, China (A&T)



Kunshan, China



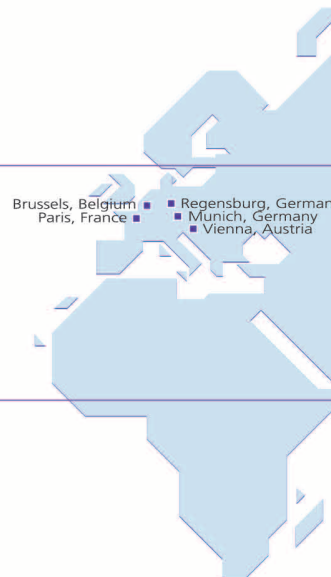
Penang, Malaysia



Singapore

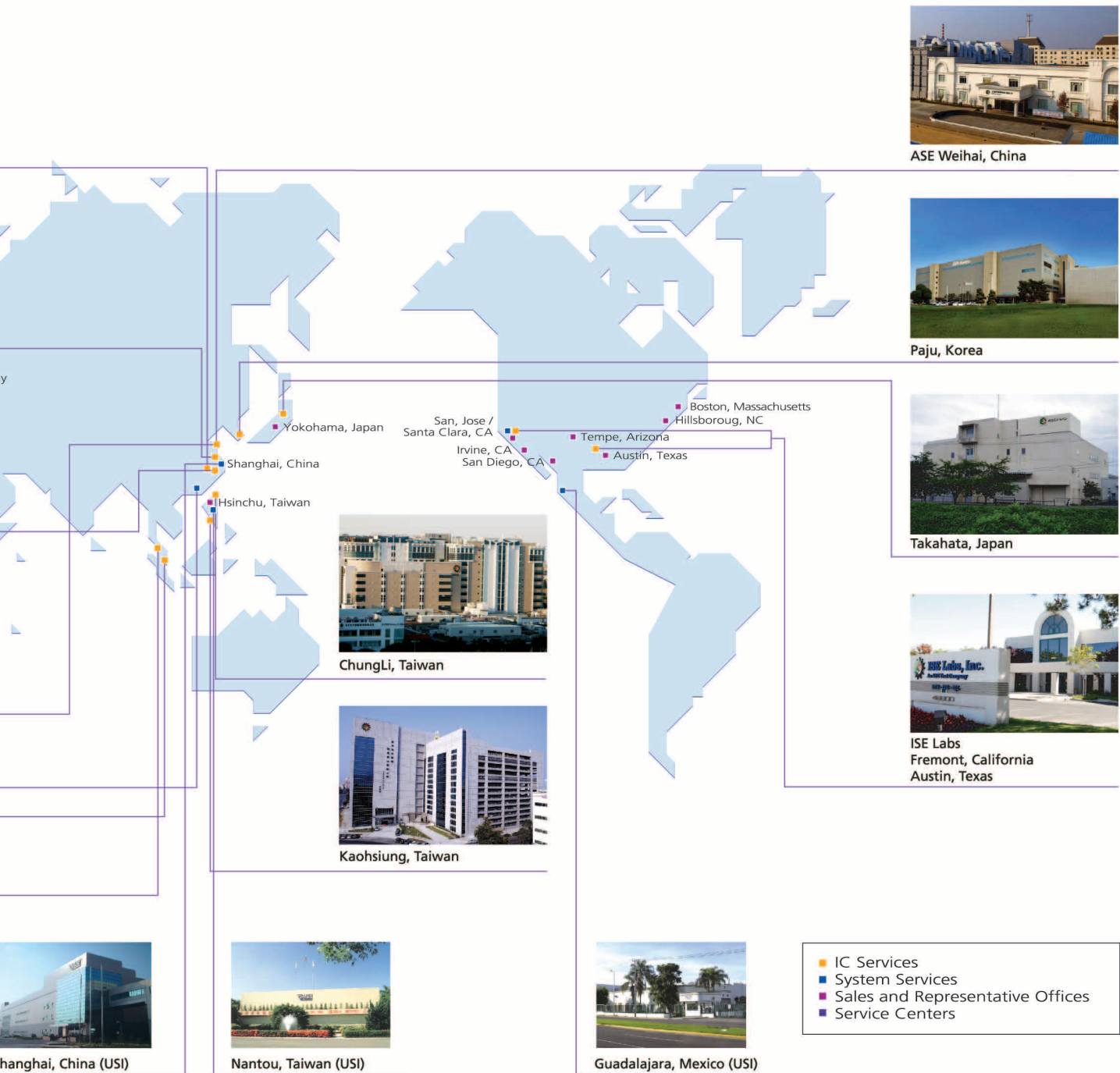


Shenzhen, China (USI)



Company / Organization Profile

公司 / 組織概況



主要業務

日月光集團提供客戶 IC 及系統兩大類的服務，其服務範圍包括：

1. IC 服務

封裝：封裝及模組設計、IC 封裝、多晶片封裝、微型及混合型模組、記憶體封裝

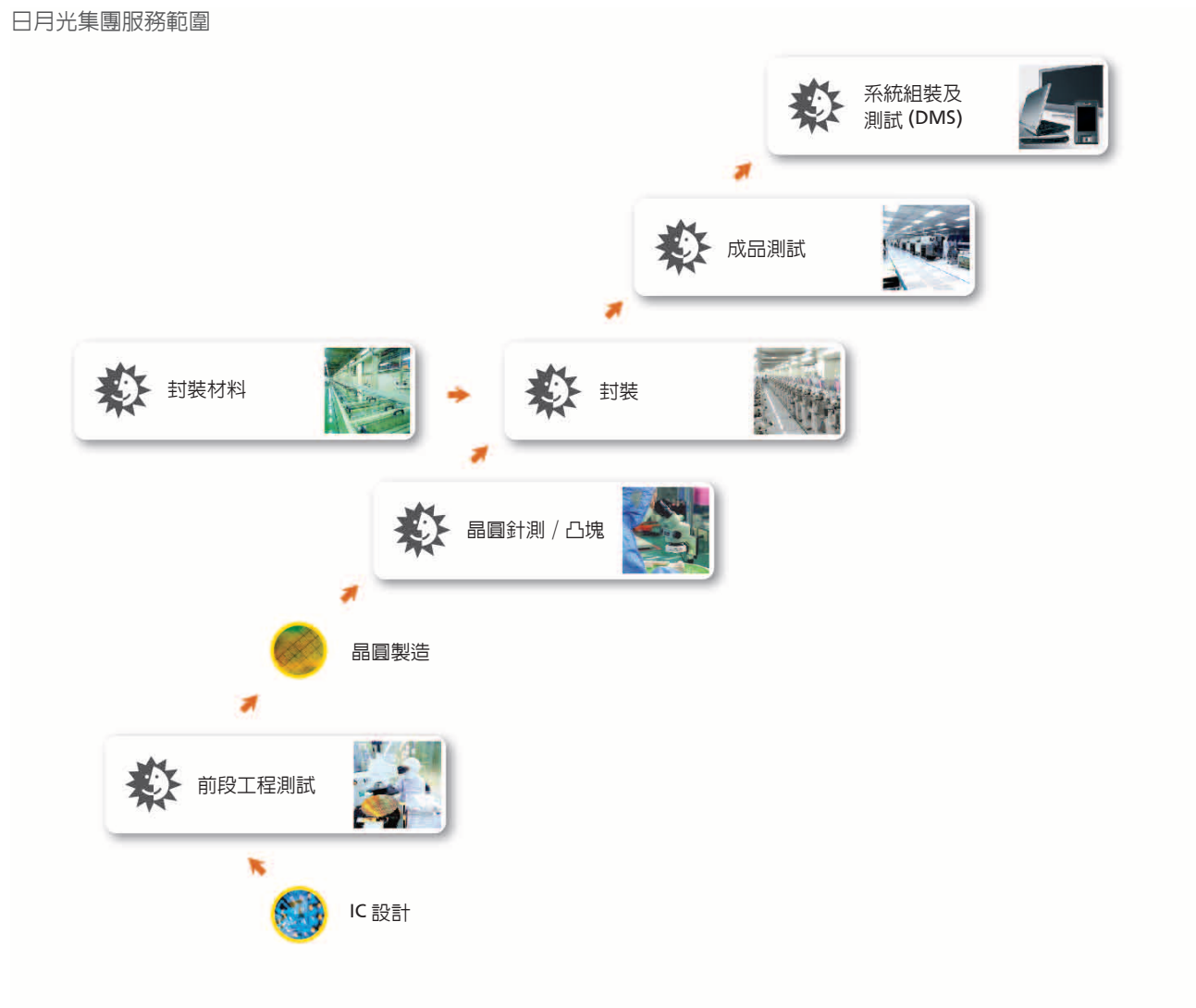
測試：前段測試、晶圓針測、成品測試

材料：基板設計、製造

2. 系統服務

模組及主機板設計、產品及系統設計、系統整合、後勤管理。

日月光集團服務範圍



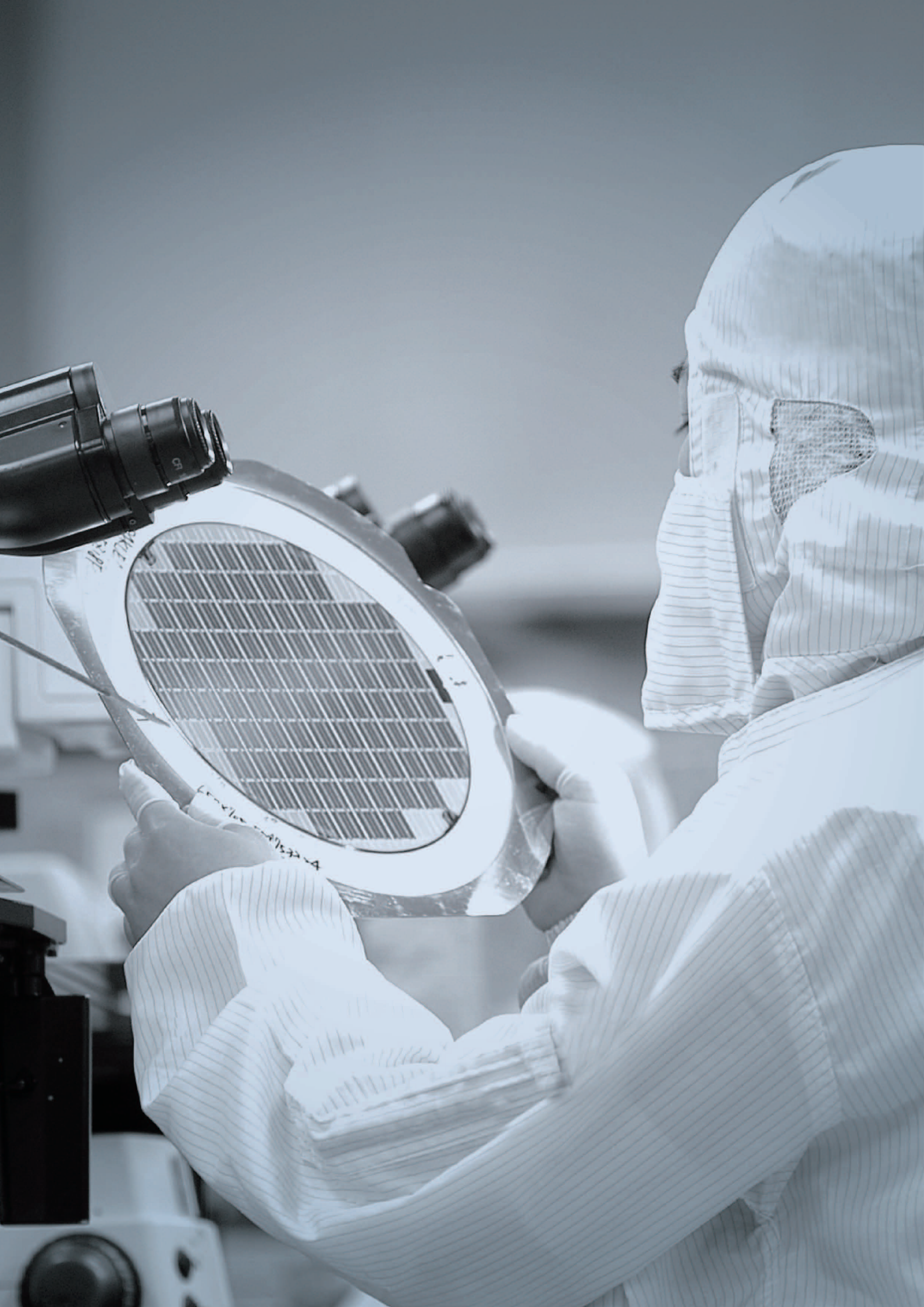
研發方向

現今半導體產業面對兩大挑戰：前段 IC 製程微縮摩爾定律逐步走緩造成先進系統單晶片 (SoC) 整合速度放慢及消費性電子產品化之趨勢。為因應大環境之趨勢，日月光的研發方向同時兼顧「運用系統封裝 (SiP) 之效能來彌補 SoC 限制」與「成本效能」兩大主軸。

競爭利基

日月光集團重視內部營運機制，提升技術開發能力，期許不斷創造佳績，我們所依賴之各項競爭優勢分析如下：

1. 持續技術研發，高階產品技術及品質居領導地位：隨著半導體專業代工產業鏈模式，日月光也跟著台積電、聯電等主要晶圓代工領先者，不斷往高階產品研發，在技術上能夠自我提升，創造雙贏之局面。日月光現今在高階封測技術 2.5D & 3D IC, SiP, CSP, Flip Chip, Bumping 及 WLP 等領域研究多有著墨，主要是產品應用的功能越趨繁多、尺寸越來越小及散熱需求以滿足市場需求。再者，日月光集團每年提撥 4% 以上的營收在技術研發上，每年獲得超過百項專利，期許保持產業之領先地位及競爭優勢，除了在市佔率領先業界，也必須在技術研發上超越同業。
2. 積極佈局，適時掌握 IDM 大廠委外代工之商機：為維持半導體經營之效率，降低成本，IDM 大廠必須朝向 Fab Lite 型態發展，而擴充委外代工比例已是近年來的趨勢。日月光集團為迎合不斷升溫的半導體委外代工趨勢，多年來的營運策略更為積極，西進大陸佈局，接近客戶，接近市場，以爭取潛在商機。所有的國際大廠都想在中國大陸佔有一席之地，又無法找到較具規模的合作夥伴，如今日月光的佈局，將可能使其陸續將封測業務外包，不僅不會影響到台灣的基礎，還帶進更多的商機。



來自各界的肯定與獎項

來自國家的肯定

- a. 2011 年榮獲國家發明創作獎之貢獻獎
- b. 2010 年榮獲台灣企業永續報告獎佳作
- c. 2010 年榮獲全球封裝產業傑出企業獎

來自媒體的肯定

- a. 2011 年數位時代評選亞洲科技一百強，榮獲亞洲第六強，台灣第三強。
- b. 2010 年天下雜誌一千大調查 - 製造業第三十五名
2011 年天下雜誌一千大調查 - 製造業第三十四名
2012 年天下雜誌一千大調查 - 製造業第二十五名
- c. 2009 年入選遠見雜誌評選企業社會責任 (CSR) 七十強
- d. 2009 年入選今周刊評選兩岸三地上市科技五十強
- e. 2008 年入選商業週刊兩岸三地一千大企業



榮獲「2010 年台灣企業永續報告獎」佳作



榮獲「一百年國家發明創作獎 - 貢獻獎」

企業經營模式 1.2

目前之企業經營模式 1.2.1

在整個半導體供應鏈中，日月光主要負責中游之封裝測試和下游之封裝材料供應。日月光提供客戶晶片封裝及測試之半導體製造服務，主要晶圓大都為國際知名半導體公司所提供，長期與本公司保持良好的業務關係。日月光並透過策略聯盟與合作伙伴藉由垂直分工，進而提昇彼此的競爭實力。

日月光不斷以創新的思維，投注於半導體先進製程技術的研發，高素質的研發團隊持續發展先進的技術與製程，滿足客戶對於強化產品功能與降低成本的需求。長期的研發投資，日月光也獲得多項新技術專利，更強化在高階封裝與生產製程方面的競爭力，在技術研發與量產時程上居於領先地位，例如銅線製程 (Copper Wire Bonding)、晶圓凸塊 (Bumping)、覆晶封裝 (Flip Chip)、晶片級封裝 (Chip Scale Package, CSP)、晶片堆疊封裝 (Stacked Die)、系統整合型封裝 (System in Package, SiP)、光電元件封裝 (Optoelectronics Packaging)、綠色環保封裝 (Green Packaging) 技術以及 12 吋晶圓後段封裝及測試整合服務，皆領先競爭對手進入量產。

除了自我提升，日月光也積極參與政府與業界所發起的研發創新專案，並將經驗及成果應用在技術面、系統面及客戶符合面上，持續強化日月光的綠色能力。此外我們也透過台灣半導體產業協會的平台，與全世界半導體協會 (ESIA/TSIA/CSIA/USIA/JSIA) 接軌，並跟台灣半導體領先業者持續保持合作關係，共同引領台灣半導體產業的創新發展。

未來營運發展方向與目標之規劃 1.2.2

日月光未來營運方向是繼續擴大市佔率，持續往封裝測試下游發展，提高銅線打線製程比重，培養創新人才，創造更大營收。

在營運具體策略上

1. 在材料、封裝、測試及系統方面以垂直整合及橫向鏈結合作，除可鞏固產品競爭力、提供合理雙贏之價格、提升對客戶一元化快速與滿意的服務外，更具備最佳彈性以隨時調整與迎接外在多變的挑戰。
2. 藉由日月光特有的先進技術優勢與彈性產能以及多元的生產線，加上資本優勢、資源整合優勢來深耕現有客戶以及爭取更多潛在客源，擴大業務版圖，提供與滿足客戶更多新產品、新技術以及大量、即時的需求。
3. 以穩健的財務結構對於發展新技術、新產品所需的資金提供穩定及充足的資源。
4. 利用最佳化設計結合技術優勢與穩定製程，持續提升日月光在成本和品質方面的競爭力，爭取最大的市場商機。
5. 持續強化關鍵技術優勢方面，依客戶不同特性提供與滿足多元產品的需求，提升服務導向的競爭力，同時加強建立專利防護網，提高同業模仿之進入障礙。

在長、短期發展目標方面

短期計畫為

1. 鞏固既有客戶，並爭取更多 IDM 客戶。
2. 落實集團生產策略，取得最具優勢之配置。
3. 爭取高階封裝訂單、提昇實質獲利。
4. 提昇資源運用率並減少資源耗用與浪費。
5. 提昇環保產品之生產技術，加速產品轉換速度等，以提昇市場機會
6. 藉由試製開發達到量產。

長期計畫為

1. 整合集團資源，提供客戶更趨完整之服務。
2. 改善成本結構，提供客戶更具競爭力之價格。
3. 落實客戶區隔，強化客戶滿意擴大整體生產規模，追求成本優勢，讓價格更具競爭力。
4. 確保技術領先以提高市佔率。

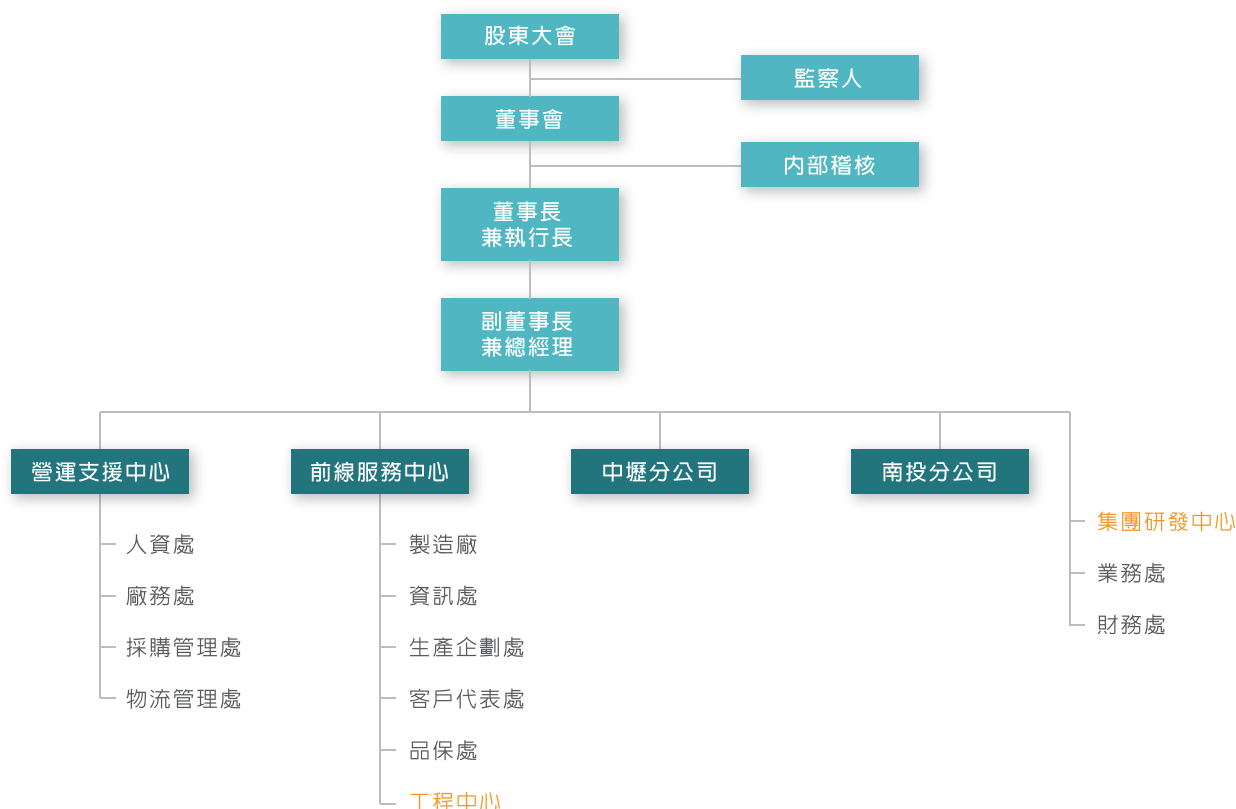
組織系統 1.3

企業整體組織結構 1.3.1

日月光集團為全球第一大半導體封裝測試服務企業，提供全球客戶最佳的服務與最先進的技術，以完善的產品線，提供客戶系統化服務的策略。日月光並透過策略聯盟，上下游整合，提昇產業競爭實力，其背後支持的強大力量即為多年來在封裝、測試與基板之研發優勢及台灣、中國大陸與美國三大重點地區之專利佈局。不斷以創新的思維，投注於半導體先進製造技術的研發，同時也獲得多項新技術專利，深獲國內外大廠客戶信賴，強化在高階產品封裝製造方面的競爭力，例如銅線製程、晶圓凸塊、晶片級封裝、系統整合型封裝、光學元件封裝及 12 吋晶圓封裝，使整體在技術研發與量產時程上居於領先地位。

日月光集團組織架構強化前述的競爭利基，集團係由母公司之「營運支援中心」及「前線服務中心」共同負責整體營運規劃與執行；研究開發方面，採取多方向發展，一個重點方向為「集團研發中心」負責前瞻技術開發，舉凡 3D 技術整合、內埋 TSV 內層導通結構和無線通訊模組新產品開發，另一重點方向則透過「前線服務中心」內的「工程中心」各事業單位分別成立研發團隊，負責跨部門整合合作，主要扮演產品從前端開發到導入量產的溝通橋樑，前者著重於先進技術開發，走在市場最前端，後者不斷精進製造能力，致力於追求品質與高可靠度，所產出的重要智慧財產，即由「集團研發中心」所屬之「集團智權暨法務處」統一協助申請，並配合公司產品發展時程，做詳細的專利佈局規劃與專利應用的可能性評估。

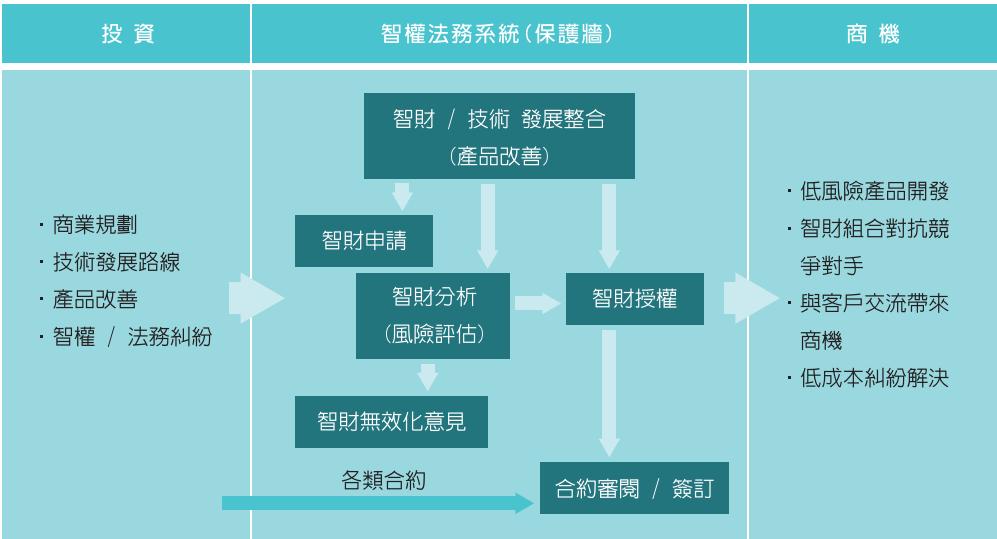
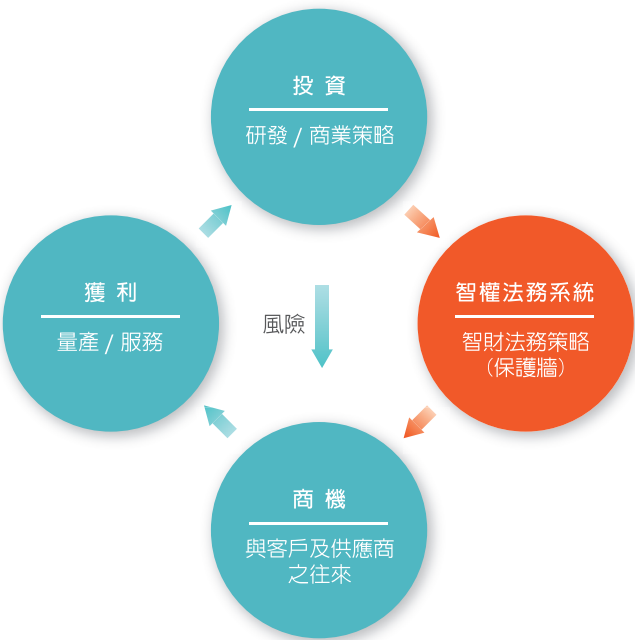
日月光半導體製造股份有限公司組織圖



企業智慧財產管理部門之組織結構 1.3.2

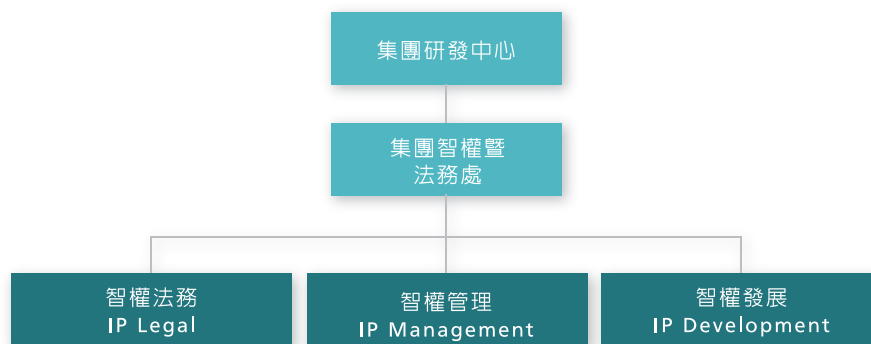
日月光集團的智財核心價值與整個企業營運規劃與執行息息相關，從「投資」、「智財體系」、「機會」到「收益」形成一貫的價值鏈關係，一開始因應市場前瞻需求投入相當的研發成本與完整的製造、經營策略，同時形成完善的智財權防護牆與妥善的智財管理系統，進而有機會取得客戶訂單，在生產製造上取得相對收益、並且透過交互授權有效降低法律風險及權利金成本。

日月光集團智財法務與營運配合概念圖



因此，在整體的企業營運裡，日月光集團也設有完善的智慧財產管理部門，其因應智權法務系統的保護牆種種措施，設置有相對功能。現設置於集團研發中心下的集團智權暨法務處即為日月光集團智慧財產管理之專責部門，包含三項專業功能，敘述如下：

日月光集團智慧財產管理專責部門功能圖



1. 智權法務 (IP Legal)：包括智權風險評估與控管、智慧財產權訴訟、授權合約技術支援、共同開發合約及技術性保密契約之審閱、商標及著作權及之申請與管理、營業秘密管理等。
2. 智權管理 (IP Management)：包括專利申請之費用、程序、領證、維護及授權之作業與平台管理和改善、專利申請案之撰稿與答辯、專利組合評價與品質提升、專利組合運用和發明專利申請流程規劃。
3. 智權發展 (IP Development)：包括發明創新平台之建立、管理、改善，發明創新策略與發掘、專利地圖情報與專利標竿、專利佈局與專利發展組合、產品開發技術策略之整合。

遠景 1.4

走過四分之一世紀的日月光集團，在穩健與創新的經營下，面對景氣回升的熱度與需求，對公司而言是一個最佳契機。日月光不遺餘力地投注於半導體先進製程技術的研發，長期的研發投資，不僅使日月光獲得多項新技術專利，更強化日月光在高階封裝與生產製程方面的競爭力，始終遙遙領先同業的競爭者，同時也滿足客戶對於產品功能與降低成本的需求，將來帶給顧客更多樣化高附加價值的服務選擇。

尤其在現今，國際專利戰爭開打，全球產業廣泛的以創新技術為內容，智慧財產權訴訟為手段，來進行激烈的商業競爭，凡是在國際間具有高度競爭力的產業，無不面臨專利訴訟的威脅，再再顯示了創新發明乃產業生存之道，更是國家經濟永續發展的關鍵命脈。

此外，日月光積極與國內大學及研究機構發展諸多產學合作專案，一方面希望藉此引導國內大學及研究機構進行更貼近產業需求的研究，一方面為台灣產業培育人才，蓄積台灣的創新力量。

日月光串連上下游統整的產業鏈，提供高附加價值的整合力；與策略夥伴的縝密研發技術，持續領先技術的合作力；透過經營管理的全球佈局，結合應運計畫的團隊力，身為半導體封裝測試領先的導航者，不懈的推進無疑是對自我的期許，力臻成就的無限可能，從來不滿足再次巔峰的探頂，展現更具前瞻性的創見先知。

貳、核心技術分析

企業核心技術、其衍生產品及市場優勢分析 2.1

日月光為全球第一大半導體封裝及測試服務公司，於 1984 年設立至今，主要核心產品技術廣度早已橫跨傳統的導線架封裝及錫線基板封裝等產品態樣領域、甚至自行開發實用化的封裝用基板技術，在產品先進度上更逐漸轉移至先前由整合型元件製造商 (IDM) 所獨佔的高階先進封裝，如晶圓凸塊 (bumping) 及覆晶封裝 (Flip Chip)、以及系統整合封裝 (SiP) 等技術領域，在製程材料上更將錫線打線製程由金錫線製程逐步改採銅錫線製程以減低封裝成本。現將核心技術及其技術優勢分六大領域概述如下：

1. 導線架封裝 (Lead Frame Package)

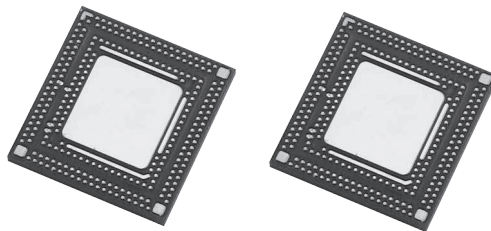
此類封裝係以打線接合的方式將晶片連接至導線架外引腳上，而接腳的位置則位在晶片的側邊。產品態樣例如：DIP、SOP、QFP、QFN 及日月光自行開發的 aQFN 等。

日月光的主要應用產品計有：

- | | |
|--------------------------------|-----------------------------------|
| • 塑膠晶粒承載器積體電路 (PLCC) | • 小型晶粒承載器積體電路 (SOP、SOJ) |
| • 塑膠立體型積體電路 (PDIP) | • 平面型塑膠晶粒承載器積體電路 (QFP) |
| • 超薄平面型塑膠晶粒承載器積體電路 (LQFP、TQFP) | • 外露晶片四邊平面形積體電路 (Exposed Pad QFP) |
| • 扁平式無引腳型陣格承載器積體電路 (QFN) | • 超薄小型晶粒承載器積體電路 (TSOP) |
| • 進階陣格扁平式無引腳型陣格承載器積體電路 (aQFN) | • 外露晶片四邊平面形積體電路 (Exposed Pad QFP) |

過去傳統 IC 封裝技術大多採以低成本的導線架封裝，然在終端消費性產品走向輕薄短小的趨勢以及強調可攜式下，加上性能上要求越來越高，IC 體積內所需的打線密度已不是原先導線架封裝 (例：QFN) 所可負荷，因此日月光自主開發出更進階的 aQFN 封裝技術，不僅具有高腳數，封裝出的尺寸也相對較小，且 aQFN 導線架的材料成本僅有 BGA(球型陣格) 基板的三分之一，可取代部分低階 BGA 封裝，而獲得客戶青睞，包括通訊 IC、消費性 IC、電腦週邊、TV 相關 IC 都適用於 aQFN 封裝。

日月光 aQFN 封裝產品



2. 鐳線基板封裝 (Wire-Bond-Substrate Package)

因應 IC 內部的元件越做越小，資料處理速度越來越快，對外傳輸的資料量也越來越大的需求，必須有更多的接腳才能負荷資料的傳輸量，因此，僅能在晶片側邊接腳的導線架封裝已無法滿足新產品的需求，而能提供高腳位、高頻基板封裝就應運而生。與導線架封裝不同的基板封裝是以載板的下方對外接腳（連通電路），因面積遠大於封裝晶片膠體的四個側邊，因此，能安排的接腳數也遠大於導線架封裝。另外，對外電路的連通也改用錫球。因其具有較佳的散熱能力及良好的電氣特性，目前屬於半導體產業發展較成熟之產品。

細言之，一般皆經由多條鐳線，將裸晶片電性連接至一封裝基板，接著再將封裝基板經由多顆鐳球，而電性及結構性地連接至一大型印刷電路板，使得分別位於封裝基板及印刷電路板之間的兩介面、兩元件或兩端點均可經由上述之鐳球來達成訊號傳遞，另依基板使用之材料不同，可分為陶瓷基板 (Ceramic)、塑膠基板 (Plastic)、金屬基板 (Metal) 和卷帶基板 (Tape) 四類。此類封裝主要應用於 300 接腳數以上高密度構裝的產品，如晶片組、CPU、Flash、部份通訊用 IC 等。此類封裝為日月光目前最主要的量產產品封裝型態。

日月光的主要應用產品計有：

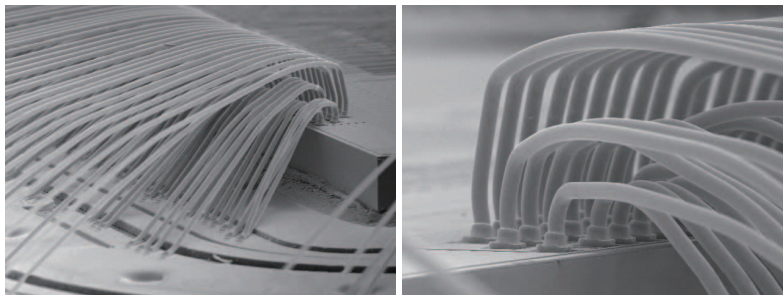
- 球型陣格承載器積體電路 (BGA、TFBGA、LBGA)
- 散熱增益球型陣格承載器積體電路 (TE BGA)
- 超薄球型陣格承載器積體電路 (VF BGA、UFBGA、WFBGA)

日月光代表性優勢技術有：

- 細間距鐳線封裝 (Fine Pitch Wire Bonding)

日月光先進的細間距封裝技術能縮小導線間的距離，符合晶粒設計整合高 I/O 數的要求，能大幅降低成本，並將應用範圍延伸到更多的產品。目前，細間距封裝的應用領域包括多功能整合 IC 及如網路晶片、DVD 播放器晶片組、DVD-ROM 晶片組、CD-RW 晶片組、藍芽晶片、基頻、射頻、微小控制器與記憶體之晶片等主流高階產品。

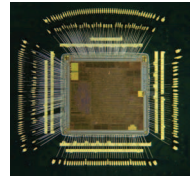
日月光以先進的細間距封裝技術領先業界，擁有業界最大的細間距封裝產能量。我們先進的細間距技術包括單層鋁墊打線技術、雙層鋁墊打線技術、三層鋁墊打線技術及四層鋁墊打線技術。



- 銅鐸線製程 (Copper Wire Bonding)

日月光針對金價大幅上揚趨勢將金鐸線產品轉移至銅鐸線，並成功在銅線製程取得領先地位。

例如：2011 年成功開發：40 奈米銅製程 / 超低介電係數晶圓之銅鐸線封裝等。



3. 晶圓凸塊 (Bumping) 及覆晶封裝 (Flip Chip)

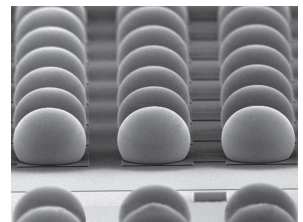
在裸晶片之鐸墊上以陣列排列的方式形成導電凸塊，接著再將晶片翻覆之後，利用晶片上之導電凸塊分別對應連接至封裝用基板上的接點，使得晶片可經由導電凸塊而電性連接至封裝用基板，再經由封裝用基板之內部線路及表面之接點而與外部訊號電性連接。覆晶 (Flip Chip、FC) 有別於以往基板封裝透過鐸線的互連模式，而是採用焊料或金質凸塊進行連結。因此，I/O pad 可配置在晶片的表面，而不必侷限在周圍區域。這種模式讓晶片與電路尺寸得以縮減並進行最佳化調整、具有更高的訊號密度與更小的晶粒尺寸。

覆晶的另一項優點就是因不採用打線，具有更短的組裝週期時間、並能減低訊號的電感效應、可透過凸塊作為直接散熱管道，使具有符合高速元件的需求。目前最常應用於中央處理器、晶片組、繪圖晶片、記憶體、網路微處理器等高階產品。

晶圓凸塊技術是覆晶封裝的關鍵技術，其概念是將由錫鉛構成的凸塊 (Bump) 或錫球排列於晶圓表面後，再植入晶片的焊墊 (Bonding Pad) 上方，以便封裝時可利用熱能將凸塊熔融，促使元件與基板結合，並透過凸塊提供電性、機械、以及電傳等方面的內部連接，讓封裝之晶片與元件之間能直接接觸，達成有效的信號傳導，以符合高 I/O、多腳數與高電信效能的元件需求。

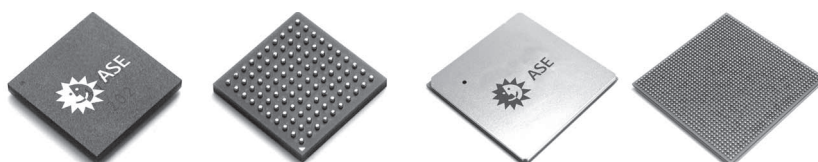
日月光早在 1999 年已獲得世界晶圓凸塊印刷技術領導廠商 Kulicke & Soffa 之授權投入量產，成為亞洲率先量產晶圓凸塊封裝的廠商，並成功地應用於 6 吋、8 吋與 12 吋晶圓的後段製程上，建立起完整的晶圓凸塊技術產能供應鏈。此外日月光也積極與多家 IDM 大廠及全球頂尖晶圓製造業者合作發展高分子聚合物重新鈍化、8 吋晶圓電鍍焊錫凸塊、12 吋晶圓電鍍凸塊、以及低介電係數晶圓凸塊等技術，提供客戶涵蓋基板設計、基板製造、晶圓針測、凸塊、晶背研磨、晶背刻印、覆晶封裝、成品測試、以及產品遞送等製造服務之先進一元化封裝製程服務。

晶圓凸塊技術使日月光能從 2000 年即開始推動的「覆晶封裝」，不僅讓日月光能超越競爭對手，成為全球市場的領先者，並將封測技術由傳統導線架封裝進化至先前由整合型元件製造商 (IDM) 所獨佔的高階先進封裝，帶動業界產業革命。



日月光的主要應用產品計有：

- 覆晶式球型陣格承載器積體電路 (FC BGA, HFC BGA)
- 覆晶式晶片尺寸封裝 (Flip Chip CSP)



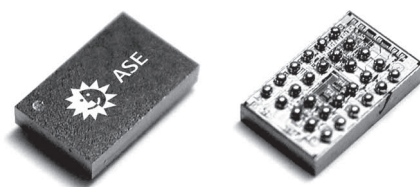
4. 晶圓級封裝 (Wafer Level Package)

晶圓級封裝技術可先在整片晶圓上進行封裝和測試之後，再切割成個別的晶粒，無需經過打線與填膠程序，且封裝後的晶片尺寸等同晶粒原來的大小。因此，晶圓級封裝技術的封裝方式，不僅能讓封裝後的 IC 保持其原尺寸，符合行動資訊產品對高密度積體空間的需求，在電器特性規格上，也因晶片可以最短的電路路徑，透過錫球直接與電路板連結，因而大幅提昇資料傳輸速度，有效降低雜訊干擾機率。目前晶圓級封裝技術一般適用於如行動通訊、消費性電子與可攜式產品之記憶體、整合性被動元件、類比、射頻、功率放大器、電壓調整器、PC 元件等之晶片。邏輯 / 類比混合元件、電源控制裝置及各種整合式被動元件。

日月光並提供客戶 6 吋、8 吋和 12 吋晶圓 (以 8 吋和 12 吋居多) 的晶圓級封裝及測試一元化服務，從晶圓凸塊、封裝、成品測試 (整片晶圓測試及晶圓切割後的個別晶粒測試)，到包裝出貨，可協助客戶大幅縮短產品上市時程及降低整體成本。日月光的優勢技術在晶圓的薄化、晶圓接合對位，重布線層…等製程上，研發新的製程及封裝結構，以降低封裝厚度、減少應力及提高良率、已於近年開始導入量產並榮獲客戶肯定。

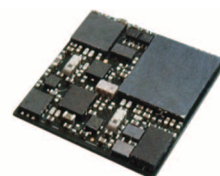
日月光的主要應用產品技術有：

- 晶圓級晶片尺寸封裝 (Wafer Level CSP)



5. 系統整合型封裝 (System in Package)

為達成可使得各種電子產品可以實現小型化、高性能、高密度封裝的目標，發展出系統整合型封裝，解決方案包括兩大模組：多重晶片模組 (Multi-Chip Module) 以及堆疊式封裝 (Stacked-Die Package)，主要將多顆晶片併排或重疊配置方式封裝成整合模組，或在封裝中加入被動元件或其它需要的元件，建立一套完整的子系統功能。



Analysis of The Core Technology

核心技術分析

日月光擁有十年以上堆疊封裝的量產經驗，並持續發展多晶片堆疊式封裝技術，提供多種高密度封裝產品，如雙晶粒堆疊式晶片封裝、三明治式雙晶粒堆疊式晶片封裝、三晶粒堆疊式晶片封裝、四晶粒堆疊式晶片封裝、五晶粒堆疊式晶片封裝、覆晶型加打線型封裝晶片之堆疊式晶片封裝、以及多晶片模組堆疊式封裝。記憶體是目前較常採用堆疊式晶片級封裝的產品，例如快閃記憶體與 SRAM 的堆疊；部分的通訊晶片也是採用堆疊式晶片級封裝，如將基頻、快閃記憶體與 SRAM 放到同一個封裝之內。

日月光以專業領先的晶圓薄化技術－晶圓厚度可磨薄至 3 mil，自動化處理系統以及磨薄後晶片黏著之控制技術，研發更先進的多晶片堆疊封裝技術，將更多不同功能的晶片整合在同一封裝內，同時提供更輕小短薄的封裝尺寸。

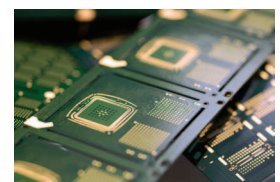
另外，日月光在 3D 系統封裝設計有 200mm 之 28 奈米 3D 晶圓穿導孔覆晶堆疊矽質基板封裝級 (3D TSV Stacking Package Level) 可靠度認證通過、RF 無線通訊 (WiFi/BT/GPS/PA) 模組技術、微機電整合 (MEMS integration) 封裝等。

日月光的主要應用產品及技術計有：

- | | |
|---|--|
| • 堆疊式晶片尺寸積體電路 (Stacked CSP) | • 立體式晶片模組承載器積體電路 (3D Package) |
| • 晶片堆疊式球狀陣格承載器積體電路 (Stacked BGA) | • 多晶片模組球狀陣格承載器積體電路 (MCM BGA) |
| • 晶圓穿導孔技術 (TSV Technology) | • 整合被動元件 (IPD) |
| • 矽質基板 (Si Interposer) | • 微間距晶片堆疊系統技術 (Fine Pitch 3D Chip Stacking Technology) |
| • 異質晶片整合系統封裝 (Heterogeneous Chip Integration SiP) | • 微間距面對面堆疊系統封裝 (Fine Pitch CoC SiP Solution) |

6. 基板技術 (Substrate Technique)

承載 IC 做為載體之用，並以 IC 基板內部線路連接晶片與印刷電路板 (PCB) 之間的訊號，主要為保護電路、固定線路與導散餘熱。IC 基板基本材料包括銅箔、樹脂基板、乾膜 (固態光阻劑)、濕膜 (液態光阻劑) 及金屬材料 (銅球、鎳珠及金鹽) 等，製程與 PCB 相似，但其佈線密度、線路寬度、層間對位及材料信賴性等要求均較 PCB 高。



日月光藉由垂直整合上下游產業，自行研發基板，降低基板採購成本，來提升本身封裝產能的毛利率，具備壓合式基板的生產能力，以支援各種創新的打線技術，並生產可支援覆晶技術的增層式基板。而且，日月光所提供的 PBGA 用基板，不僅可滿足日月光本身封裝之需求量，亦可外售，市占率為全球第一。

日月光的主要應用產品及技術計有：

- | | |
|--|---|
| • 高頻基板 | • 高密度基板 (例：多層基板) |
| • 基板內埋主、被動元件技術 (Embedded Active / Passive Substrate) | • 單層基板 (Advance Single Sided Substrate) |

由核心技術及創造企業未來受益或維持市場競爭力之規劃與分析 2.2

市場現況

依目前全球半導體發展趨勢來看，無論從整體產業或熱門應用產品的趨勢來分析，我們都可感受到整體景氣已明顯提升，展望 2012 年發展將呈現上升的走勢，而且整體產業景氣也正在大幅成長。而受到 IC 產品功能多樣化及複雜化發展的影響，半導體製程將更趨微縮精密，加上 IC 產品生命週期快速縮短，新產品變化速度加快，加速半導體製程的演進，機台設備因而必須跟進汰舊換新，造成設備投資的資本支出更加擴大，致使許多國際性 IDM 大廠經營績效及競爭力逐漸受其製造部門拖累，為鞏固其核心優勢，進而增加委外製造代工比重，故無論是晶圓製造及後段封測，其委外比重都逐年增加。台灣半導體大廠在全球半導體正朝向專業分工的發展趨勢下，晶圓代工部分的晶圓雙雄台積電及聯電與封測第一大廠的日月光都將是未來趨勢下的最大受害者。

市場未來之供需狀況與成長性

根據 Gartner 統計，封裝及測試市場整體規模 2011 年達 48,094 百萬美元，因受全球景氣影響而略有下降，預估 2012 年將回升至 49,175 百萬美元，預測 2015 年將提升至 61,797 百萬美元。其中，IDM 封裝及測試整體規模 2011 年達 24,077 百萬美元，佔封裝及測試市場整體規模比例率為 50.1%，預估 2012 年營收為 24,027 百萬美元，預測 2015 年將提升至 28,912 百萬美元，佔市場整體規模比例率降為 46.8%；專業代工封裝及測試市場規模 (SATS) 方面，封裝及測試市場整體規模 2011 年達 24,017 百萬美元，佔封裝及測試市場整體規模比例率為 49.9%，預估 2012 年將上升為 25,148 百萬美元，預測 2015 年將提升至 32,885 百萬美元，佔市場整體規模比例將高達 53.2%。由此數據顯示，封裝及測試委外代工的比率逐年增加。主要影響因素為消費性電子化所帶來的產品多樣化，使得客製化的封測設計越來越複雜；系統電路板微縮的速度無法與越來越精細的製程同步，而兩者之間僅能靠封裝技術做為橋樑；再加上封裝與測試技術成本越來越高，促使封測研發費用隨著上升，因此晶片製造商為了降低成本，更加使得封測外包需求逐漸增加。同時也突顯出 IDM 大廠越來越不可能自行投入高階封測設備，委外代工趨勢勢必越來越明顯。

技術趨勢分析與日月光競爭力分析

日月光在 2003 年正式超越最大競爭對手 Amkor，成為全球最大之專業封測大廠，近幾年來更是大幅拉大與競爭者的差距。當前封裝技術發展趨勢主要配合電子元件朝高密度、高 I/O 數、低操作功率、表面元件模組化、複合結構化等方向發展，使封裝技術朝高集積化、多腳 / 細微化、薄型化、多晶模組封裝化及低成本方向進行，包括因應腳數增加的細間距錫線技術、覆晶封裝、2.5D & 3D 堆疊式封裝、晶圓級封裝、多晶模組 (Multi-chip Module, MCM)、系統整合型封裝 (SiP) 技術、銅製程以及晶圓穿導孔 (TSV) 技術等。有鑒於產業對高階封測產能的需求不斷成長，日月光集團過去在這些核心技術與產能的投資已為這成長趨勢作好準備。大致可分封裝、測試兩方面分述如下：

Analysis of The Core Technology

核心技術分析

1. 封裝技術方面

日月光為配合客戶需求及引導符合市場需求之主流產品及技術，除現有成熟封裝技術服務諸如 BGA、QFP 外，並積極開發提供具低成本優勢、高效能封裝服務包括 a-S3, aQFN, aWLP, a-fcCSP, Cu wire package, aMAPPoP 等產品，並同步提供先進封裝製程服務，包括 45 / 32 奈米銅導線（超）低介電材質晶圓之高階打線、覆晶封裝、150 / 200 / 300 mm 晶圓凸塊封裝技術與測試能力、200 / 300 mm 基頻晶片 (Baseband) 與微機電 (MEMS) 晶圓穿導孔技術、內外引腳式晶圓級封裝技術 (Fan-in and Fan-out WLP)、光電封裝技術 (Optoelectronics package)、晶片堆疊 (3D IC) 和異質晶片系統整合型封裝技術 SiP(System in a Package)、40 微米微間距銅柱凸塊技術 (40 um Pitch Cu Pillar Bumping)、矽材基板內埋主動元件 (Embedded Chip in Si Substrate) 與整合被動元件 (Integrated Passive Devices) 等量產服務。此外我們擁有全球最大規模的 300 mm 晶圓後段整合 (Turn Key) 服務，並提供綠色環保封裝解決方案之服務。

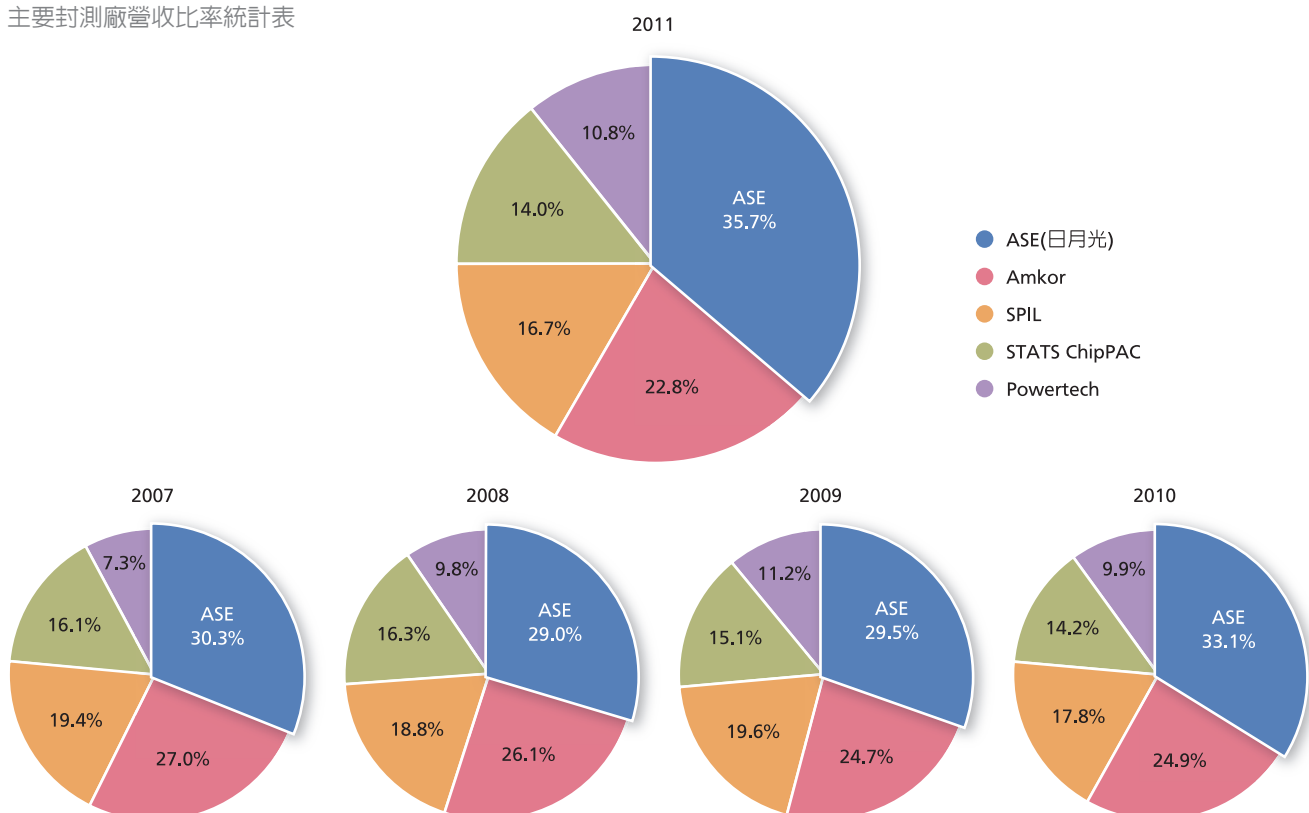
2. 測試技術方面

日月光為配合客戶需求及引導符合市場需求之主流產品及技術提供頂尖先進測試技術，包括 6 吋 / 8 吋 / 12 吋矽晶圓針測與凸塊晶圓針測技術與後段測試能力、IC 成品外觀 3D 檢驗和捲帶包裝技術。此外，我們擁有獨步全球的 12 吋晶圓後段整合服務，並能提供綠色環保測試解決方案之服務。

3. 競爭力

準備帶來競爭力成果，最明顯從 2011 年全球主要封測廠營收比例中可看出，日月光營收大幅成長佔 35.7%，位居於龍頭地位，Amkor 市佔下滑至 22.8%，位於第二，矽品佔 16.7%，位居第三，STATS ChipPAC 及力成分別為 14.0% 及 10.8%，各居全球四、五名。

主要封測廠營收比率統計表



參、研發策略與資源

研發策略、方向與組織 3.1

面對激烈之競爭環境，本公司以不斷追求創新與超越自我的精神持續產品與技術研發。而隨著半導體專業代工產業鏈模式，日月光也跟著台積電、聯電等主要晶圓代工領先者不斷往高階產品研發，在技術上期能自我提升，創造雙贏之局面。

研發策略與方向 3.1.1

雖然摩爾定律將於數年內因 20 奈米以下先進晶圓製程的高技術障礙與高研發成本而趨緩，但廣大的可攜式消費性電子產品對於輕、薄、短、小、微型化高效能及多功能整合依然有迫切的需求，先進封裝技術如系統級封裝 (SiP) 及 2.5D/3D IC 之微間距晶片堆疊封裝已成為半導體封裝主流趨勢，這些異業整合封裝產品的發展必須憑藉半導體產業鏈上下游的異業整合以及學、研單位的攜手合作，而封測產業則在半導體產業鏈中肩負起技術發展驅動與整合者的重任。作為封裝測試業界龍頭的日月光集團，除了持續研發異質晶片封裝整合技術並投入量產外，也特別著重綠色環保、無鉛與節能減碳製程，與產、學、研單位攜手合作，以「創新」共創台灣在後摩爾時代之全球半導體業領先地位。

為因應當前之趨勢，日月光目前的新產品技術研究開發方向須同時兼顧「運用系統封裝 (SiP) 之效能來彌補 SoC 限制」與「成本效能」兩大主軸。因此，當前研發方向如下：

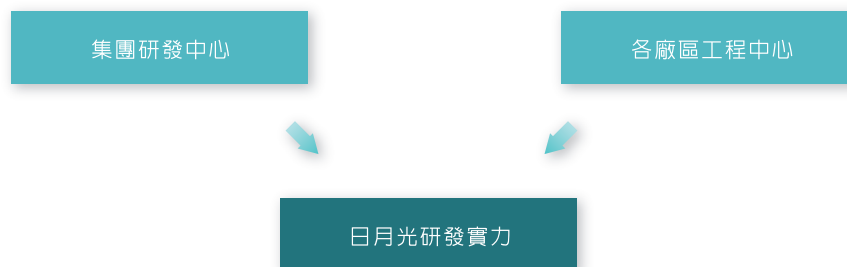
日月光當前研發方向



研發組織 / 研發人才組成 3.1.2

日月光重視封測技術研發，兼顧先進封測技術面、與高階封裝產品技術面的自力研發。於集團階層特設有集團研發中心，由研發長唐和明博士率領優質研發團隊，除了先進封裝技術的基本任務外、更跨足前瞻晶圓級封裝技術、先進基板技術、先進機械設備工程之研發等三大領域。並且於各廠區設有工程中心（委員會）組織、由副總經理級領導，為配合各類客戶需求及引導符合市場需求之高階產品及技術，積極開發提供具低成本優勢、高效能封裝測試服務。

日月光研發能量



在過去 3 年，日月光皆維持研發人員數達到間接員工總人數 20% 以上且達到員工總人數 10% 以上，其中具博士學歷達 40 位、碩士則超過 750 位，這是日月光為厚實研發能量、延攬高級人力的最佳證明。

目前日月光高雄廠區乃是日月光集團的先進技術旗艦廠，最先進的封裝產品都始於此廠量產，其後再將技術移轉於全球其他工廠。而主要研發投資及研發人員皆設於台灣廠區，佔總研發經費的 70%。因而，日月光集團計劃於高雄楠梓第二園區設立高階半導體封測研發實驗中心，投注於研發與專利網防護，持續發展技術創新能力，保持業界領先地位。

日月光的研發是從基礎學理出發，到實用量產技術落實，超越一般傳統封測代工服務的技術概念，主要目的是反饋給客戶世代不斷前進、品質效能居於領先的優質產品服務。因此，日月光也尋求學術及研究機構的協助，充實基礎學理的能量。

在產學合作方面，2011 年日月光與國立交通大學成立「日月光交大聯合研發中心」，期望透過交通大學與日月光的聯合研發能量，為下一世代電子產業趨勢 – 3D IC 領域帶來重要貢獻，並且帶領台灣電子產業走向下一個高峰。「日月光交大聯合研發中心」以 3D IC 為研發主題，將電子晶片採用立體堆疊化的整合封裝模式，最大特點在於將不同功能、性質的晶片，各自採用最合適的晶圓製程分別製作後，再利用矽穿孔 (TSV) 技術進行立體堆疊整合封裝。3D IC 的特性能有效縮短晶片間互聯的金屬導線長度及電阻，具有封裝微形化、高整合度、高效率、低耗電量及低成本之優勢。

另外，2012 年日月光與國立成功大學簽署產學合作，除將展開數個科研計畫，主題包括「防焊綠漆表面經電漿處理後之特性研究」、「銅合金導線架脫層與表面氧化之關聯性研究」、「晶圓級封裝結構應力及可靠度分析」等，日月光也將獎助學術表現優良學者及研究生，雙方共同提升半導體封裝產業的競爭力。

除上述國立成功大學與國立交通大學外，日月光亦與國立台灣大學、國立中山大學、義守大學、崑山科技大學等學術單位的知名教授進行多項的技術合作開發，以持續提升日月光的研發能力並累積智財能量。

日月光除積極向學術界取經外，也從未間斷與其他國內外研究單位、客戶和供應商的技術合作開發，從合作開發過程中，日月光向國內外研究單位學習特定領域新技術，與客戶研究發展未來新產品並提供更好服務也與供應商攜手共創榮景，同時在合作開發過程中，雙方各自投入背景技術所產出的智慧財產，更能對日月光的發展帶來更大利益。

未來日月光仍會持續推動產學研合作，以引領半導體產業的進步發展，並鞏固在封測領域的領先位置。

企業研發資源與成果 3.2

日月光集團擁有優秀眾多之技術人才、每年並提撥 4% 的營收在技術研發上，每年並獲得超過百項專利，期許保持產業之領先地位及競爭優勢，除了在市佔率領先業界，也必須在技術研發上超越同業。

歷年之研發投資額、其所佔整體營業額之比例等 3.2.1

在過去三年內，日月光投入研發的經費約佔總營業收入的 4% 以上，除了隨著每年穩定成長的營業收入而成長外，並且逐年提高所佔比例，以因應業界高階封測技術的發展而具備競爭力之研發資源能量。

日月光集團歷年研發資源比例一覽 (不含環電)

年度	日月光集團 研發人員總數占間接員工人數之比例 (%)	日月光集團 研發經費占營業額之比例 (%)
2012年(~5月)	24%	4.60%
2011年	24%	4.25%
2010年	25%	3.71%
2009年	21%	4.21%
2008年	19%	4.11%
2007年	19%	3.25%

研發成果 3.2.2

如 3.1 所述日月光在高階封測技術 2.5D & 3D IC, SiP, CSP, Flip Chip, Bumping, 銅鐳線及 WLP 等領域研究多有著墨，迄今累積豐碩研發成果如下：

封裝技術 (New Package)

3D系統封裝 (3D SiP)	<ul style="list-style-type: none"> · 2.5D 晶圓穿導孔矽材基板系統封裝及測試 (2.5D Through Silicon Via interposer System in Package/ Test solution) · 3D 晶圓穿導孔堆疊系統封裝技術 (3D Through Silicon Via Stacking System in Package) · Panel Level 覆晶 PoP(aMAP Flip Chip PoP) · Panel Level Wire Bond PoP(aMAPPoP) · 整合被動元件 QFN 封裝技術 (Integrated Passive Device Integrated QFN Package) · 基板內埋主被動元件技術 (Embedded Active/ Passive Laminate Substrate) · 薄基板核層覆晶 PoP 堆疊技術 (Thin Core FC PoP Technology) · 微間距晶片-晶圓堆疊系統技術 (Fine Pitch Die-to-Wafer Stacking Technology) · 65 奈米 SRAM 晶圓穿孔功能驗證 (65 nm SRAM TSV Function Pass)
光電封裝 (OEP)	<ul style="list-style-type: none"> · 晶圓級微機電 / 影像感測器封裝 (Wafer Level MEMS / CIS Package) · 裸晶封膠之指紋感應器封裝技術 (Exposed Die Molding Solution for Finger Print Sensor) · 微光機電微顯示器封裝 (Optical MEMS Microdisplay Package) · 微型投影機顯示器功能驗證 (Pico Projector Microdisplay Function Pass)
晶圓級封裝 (Wafer Level Package)	<ul style="list-style-type: none"> · 矽晶圓間層封裝 (Si Interposer Package) · 200mm 外引腳式二維 WLP(200mm 2D Fan-out WLP) · 整合電阻被動元件技術 (Integrated Passive Resistor Device) · 雙面 RDL 電鍍厚銅技術 (Double-sided Cu-Plated RDL Technology) · 矽材基板內埋主動元件技術 (Embedded Active Si Substrate) · 200mm 晶圓穿導孔晶圓 50 微米厚度 CMP 研磨技術 (200mm TSV Wafer 50um CMP Technology) · 200mm 穿導孔晶圓 50 微米厚分離載具技術 (200mm TSV Wafer Carrier Release Technology)
覆晶封裝 (Flip Chip)	<ul style="list-style-type: none"> · 28 奈米銅製程/超低介電係數晶圓之無鉛覆晶封裝 (28 nm Cu/ELK Lead Free FC Solution) · 40 微米微間距覆晶及鐳線混合堆疊 (40 um Pitch Hybrid Stacked CoC Package) · 300mm 凸塊晶圓 75 微米厚度研磨技術 (75 um Wafer Grind Technology on 300mm Bumped Wafer) · 助焊劑噴塗技術 (Flux Jetting Technology) · 微間距非導電覆晶薄膜底材 (Fine Pitch NCF Underfill Technology) · 28 奈米超低介電係數晶圓，40 um bump pitch 之覆晶封裝 (40 um Pitch FC Solution on 28 nm ELK Wafer) · 40 微米銅柱凸塊間距之覆晶晶片堆疊封裝 (40um Pitch Cu Pillar Bump FC Stack) · 銅製程/超低介電常數薄晶圓之隱匿式雷射切割技術 (SD Laser Technology on Thin ELK Wafer)
鐳線封裝 (Wire Bond Package)	<ul style="list-style-type: none"> · 32/28 奈米銅製程/超低介電係數晶圓之鐳線封裝 (32/28 nm Ultra Low K Cu Wafer Wire Bond Package) · 銅線 BGA 封裝開發 (Cu Wire Bond BGA Package) · 金線凸塊 DDR2 800 封裝測試方案 (Au Stud Bump DDR2 800 Assembly and Test Solution) · 低成本、高效能 a-S3 / aQFN 封裝方案 (Cost Performance a-S3/ aQFN Packaging Solution) · 50 微米晶圓厚度研磨技術 (50um Wafer Grinding Technology) · 18 微米線徑銅鐳線封裝技術 (18 um Cu Wire Bond Technology)

無線射頻模組 (Wireless Module)	<ul style="list-style-type: none"> · BT + FM 系統模組完整方案 (BT + FM SiP Module Total Solution) · Wi-Fi + BT + FM 系統模組完整方案 (Wi-Fi + BT + FM Combo SiP Module Total Solution) · 無線通訊模組 Conformal 電磁遮避技術 (Wireless Module Conformal Shielding) · QC080000 綠色環保系統認證 (QC080000 Green System Certification) · 化學實驗室通過 TAF 認證 (RoHS Certification on Chemical Lab)
凸塊製程 (Bumping)	<ul style="list-style-type: none"> · 印刷製程 (Printing) : 200 厘米 / 300 厘米晶圓無鉛印刷技術 (200mm / 300mm Lead-Free Wafer Printing Process) · 電鍍製程 (Plating) : <ul style="list-style-type: none"> – 40 微米微間距銅柱凸塊技術開發 (40 um Fine Pitch Cu Pillar Wafer Bumping) – 高深寬比銅柱電鍍凸塊技術 (High Aspect Ratio Cu Pillar Plating Technology)

測試技術 (New Test Technology)

晶圓測試 (Wafer Probing)	<ul style="list-style-type: none"> · 電源管理產品 (Power Management Product Testing Solution) · 觸控感應元件產品 (Touch Sensor Device testing Solution)
後段測試 (Final Testing)	<ul style="list-style-type: none"> · 無線通訊產品 (GSM/CDMA Wireless Product) · 寬頻網路元件測試方案 (ADSL/XDSL Device Testing Solution) · 藍芽 (2.5GHZ) 元件測試方案 (BlueTooth 2.5GHZ Device Testing Solution) · 觸控元件測試方案 (Touch Panel Device Testing Solution) · 電視解調晶片測試方案 (TV Tuner Device Testing Solution) · Low cost power management 元件測試方案 · 發光二極管元件測試方案 (Light Emitting Diode Test Solution) · 快閃式記憶體元件測試方案 (32M/64M Flash Memory Device Test Solution)

IGBT 晶片與基板焊錫組裝製程技術 – 新製程技術 (New Process Technology)

晶片焊錫組裝 (Solder Die Bond)	<ul style="list-style-type: none"> · 10mm 以上晶片焊錫組裝能力與技術 · 焊錫介面空隙小於 10% – 合作開發抽真空焊接爐
基板焊錫組裝 (Substrate Attachment)	<ul style="list-style-type: none"> · 60mm X 60mm 以上基板焊錫組裝能力與技術 · 焊錫介面空隙小於 10% – 合作開發抽真空焊接爐

肆、智慧財產策略、管理與成果應用

智慧財產策略與目標 4.1

智慧財產策略 4.1.1

日月光之智慧財產具體策略

日月光之智慧財產具體策略					
各階段	商機 ▶ 研發	研發 ▶ 發明	研發 ▶ 智財申請	智財申請 ▶ 獲證	智財庫管理與運用
重點要務	確保重點商機與研發連結	確保優質研發成果成為發明/創作揭露	確保發明/創作揭露成為優質智財申請	確保優質智財申請成為有價值之智慧財產	運用智財以促進各種商業利益
具體措施	<ul style="list-style-type: none"> 定期蒐集產業資訊 追蹤並預測產品趨勢 預估潛力產品並解構其元件 成立開發核心小組，嚴選優質研發人才參與 	<ul style="list-style-type: none"> 創設完善腦力激盪平台 各核心小組定義適切的腦力激盪主題、定期會議 制訂妥善的發明/創作揭露表單 維持水準合理之獎勵制度以激勵發明/創作 	<ul style="list-style-type: none"> 定期檢討獎勵機制 建構完善的發明審核機制 嚴選智權代理機構並建立有效率的合作模式 充分訓練內部智權/專利人員 	<ul style="list-style-type: none"> 完備的代理機構管理機制(成本/品質/效率) 建立申請階段之評估機制 精進內部人員之智財申請處理技巧 	<ul style="list-style-type: none"> 建立完善的智財評價機制 建立合理的維護機制 建立可行之智財權運用機制(買賣/作價/授權)

智財目標 4.1.2

日月光之智慧財產目標從過去以來大致可分為：

1. 1990 年代草創的學習成長階段、2000 年代的量變階段：此二階段主要在於求智財權的大量化成長，在數量上建構一龐大的專利及智財佈局。
2. 於 2008 年起迄現階段：起逐漸提升智財品質要求而走向質變，此階段追求產出可應用於訴訟及授權作為防禦用之智慧財產為主。
3. 將來：於今年起將逐漸再轉型為戰略性階段、旨在追求有二：一為智慧財產產出上注重完整戰略性的佈局、二在本公司已達質量兼具的智財佈局中，精挑細選組成策略級智財庫 (IP Portfolio)。在策略級智財庫中，具有經過審適評值的各種智財組合，其組合方式採各種應用策略、例如：法律目的、財務目的及商業目的等等的應用模式來進行。

此外，日月光針對日新月異的客戶多元化需求，也檢討過去的專利開發佈局策略以與時俱進，日後在佈局方面將聚焦於各先進封測技術之重點基礎元件 (building block) 之專利開發，將來在日月光欲帶給客戶之先進封測服務時，將能利用這些重

點基礎元件專利技術，彈性並有效地提升及保護客戶各式各樣先進產品的競爭力、作為日月光乃至其客戶在 IC 相關產品的強力後盾。

日月光之智慧財產目標

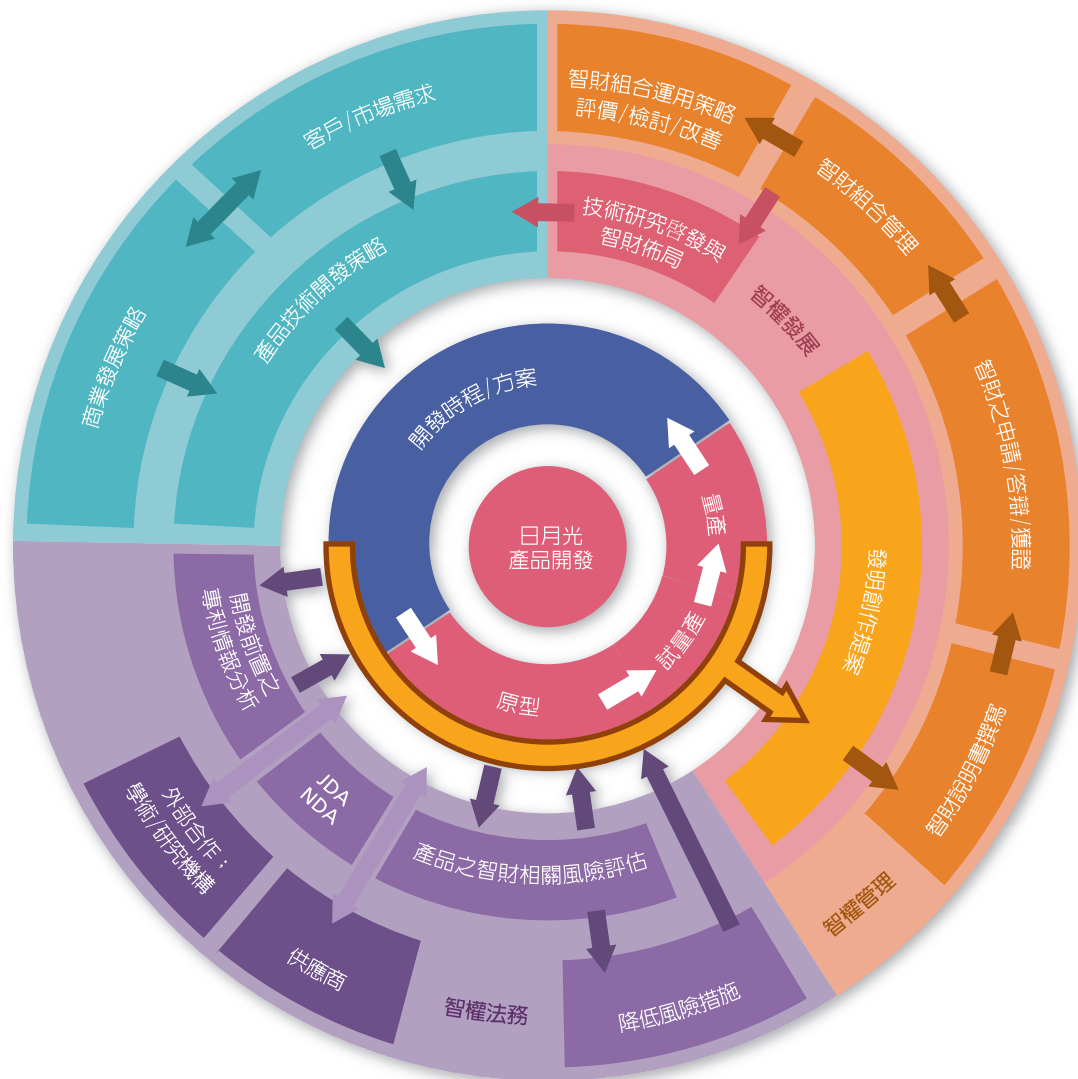


智慧財產管理制度或實施方式 4.2

承第一章 1.3.2「企業智慧財產管理部門之組織結構」內容所言，日月光的智財核心價值與整個企業營運規劃與執行息息相關，必須形成完善的智財權防護牆與妥善的智財管理系統，進而在生產製造上取得相對收益、並且透過交互授權有效降低法律風險及權利金成本。

如下圖所示，日月光集團智權法務部門的諸多功能，即是配合整個產品 / 服務的流程，周而復始、密不可分的圍繞著，形成綿密的保護牆。是故日月光的智慧財產管理制度與實施方式亦因應：智權發展、智權管理與智權法務這三大類的諸多功能而生、在日月光產品 / 服務的衆多過程中緊密配合。

日月光集團之智慧財產管理流程圖



日月光深悉「求變、創新是形塑企業差異化價值之最佳觸媒」，因此日月光從一家小規模公司轉變成世界第一大封裝測試企業的同時，相當重視研發能量與成果，透過完整與持續性的人員培訓，以高素質的人力強化組織能力，並透過縝密審查流程提昇智財提案品質以及優渥的獎勵制度，成功激勵員工從日常工作中發掘出有價值的發明提案，除了增強公司自我防禦的籌碼，更代表智財策略已經進入「質」「量」兼備的時代。以下僅就日月光已臻成熟之具體智慧財產管理制度與工具略作介紹：

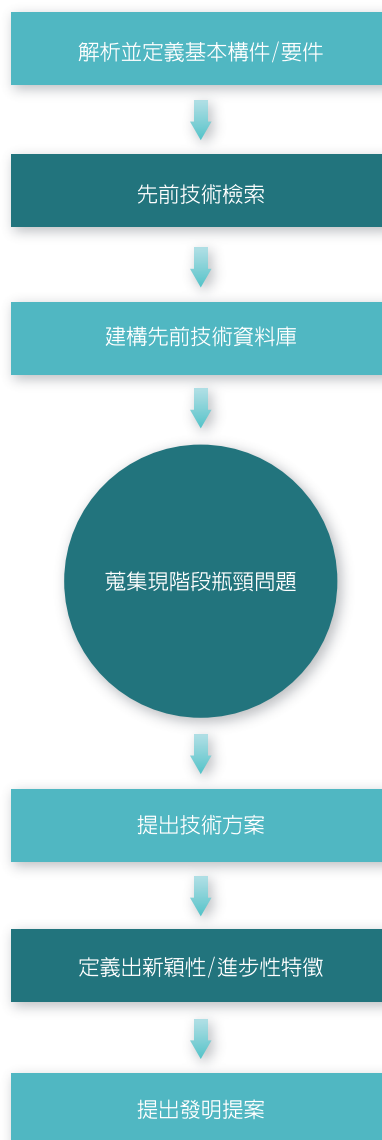
研發創新與智慧財產創造管理 4.2.1

近年來，隨著投資環境及經濟型態的變遷，日月光也在智權策略上有所調整，從「風險管理型」轉變成「主動業務型」，透過智權工程師經由與研發團隊更密切的合作，從中挖掘出更切合實際產品的專利，甚至期許智慧財產權能主導產品設計的方向或建立標準。以下制度、應用工具及系統，足以代表日月光具體之研發創新管理方法：

研發創新 / 智慧財產布局整合平台

鑒於傳統的智慧財產部門被動式地收受研發人員發明提案、檢索前案及撰稿提出申請作業、使智慧財產產出，完全無智慧財產策略性的「佈局」可言。日月光智慧財產部門特別提倡結合市場與智慧財產導向的研發創新。最重要的特點就是：以市場問題解決的需求為技術研發出發點、透過解決相關問題的先前技術資料庫為靈感，以腦力激盪會議為平台、來刺激研發人員提出更多創造性的解決想法，智權人員導引式的提問更進而將這些想法即時地整理、記錄，即成為一件件的發明提案，作為智慧財產產出的豐富原料，使提案變得既有效率又完整。而這些正適足達到問題解決導向的策略性智財佈局。

日月光集團智財導向之研發創新流程圖



研發創新資訊系統

日月光為有效促進研發創新，已規劃引進優質的研發人員情報專用工具系統，俾利研發人員之創新檢索，主要考量以下因素：

1. 因應日月光下世代新技術開發及長程技術專利佈局之需要，研發單位需要導入新的知識平台以更全面性且快速精準地檢索出可供參考的技術文獻、提升研發同仁學習與開發的工作效率。而現有檢索系統係採用傳統的關鍵字檢索方法，面對全新領域或下世代產品知識需反覆試誤，且若需跨資料庫檢索，需分別使用不同資料庫網站，故其速度、效率皆待改進，降低同仁檢索知識及閱讀學習的意願，長期下來，造成同仁知識基礎不足，無法迅速解決研發面臨的問題，也造成專利提案數量品質不佳。
2. 針對上述問題的改善，日月光已規劃的研發創新資訊系統須具備以下五大特點：
 - a. 可利用語義分析法以機器方式大量分析各資料，可降低使用者檢索知識之難度，搭配 problem-solution 的架構，幫助同仁快速且較精準地取得所需知識。
 - b. 除各主要國家專利資料外，其系統資料庫尚需包含各知名之半導體業相關科學學會 / 國內外院校 / 國內外官方 (半官方) 半導體相關研究機構，更全面性的資料庫可強化同仁的知識基礎。
 - c. 內建 TRIZ 工具，有助研發同仁創意發想出各種解決方案。
 - d. 在管理報表產出上：能產出技術趨勢演進圖與失效原因。
 - e. 在解決問題能力上，能排除心理慣性，協助使用者利用資料庫找出解決問題之相關資料。
3. 因應上述系統需求，日月光正積極與國內外知名供應商合作評估導入工具中。導入工作將如以下重點：
 - a. 試用評估階段，其產出可扣連至日月光研發核心技術及應用於腦力激盪平台。
 - b. 評估期間，研發人員參與試用並蒐集其試用意見，針對資料檢索精準度、資料可參考性及所節省之研發時間進行評估。若評估效益為正面且獲研發主管之認可，將成為基礎知識平台之一部份，以期能深化研發人員研發能量及產出量質兼具之專利。

專業專利檢索系統

除上述先進之創新系統，日月光為有效提升專利等智財開發，也專門為研發 / 專利人員的工作購置功能齊全強大之專利檢索資料庫 Thomson Innovation 系統，由下列特色可知，其對專利開發之重要性及莫大助益。

1. 資料庫之完整性方面：提供全世界各國常用專利資料庫服務、故專利資料與世界同步。
2. 檢索方式方面：兼具關鍵字檢索和進階檢索；減少主觀檢索疏漏。
3. 報表與結案報告產出方面：能產出專利相關比較表以供情報研判。

從發明到智財之整合性管理 4.2.2

本階段之管理著重於促進落實發明創新於智財提案，具體制度有下：

1. 完整的教育訓練規劃

分別對研發及工程單位基層工程師、專案工程師、經副理和高階管理者，量身訂做適合的專利課程，在中國大陸廠區亦開設基礎專利課程，另外有提供數位教學系統，使每位學員能依照自己的時間規劃上線學習，真正做到學習無時差的訓練環境。

2. E 化的作業平台系統

為有效整合日月光集團智財資源，精確的掌握及累積並做到最有利的運用，集團智權暨法務處導入專用之系統化管理平台 IPMS(Intellectual Property Management System)，此平台可運作範圍涵蓋日月光集團全球營運據點提供全球帳號申請，跨廠區整合，以 E 化提昇同仁使用效率，完整結合發明人和智權單位人員，做好工作流程和時程控管，做到集中化管理的資料庫，不遺漏或延遲任何一件案件，並能透過即時報表整合輸出，即時支援任何關於智權之決策，真正達到協助發展企業之競爭力。

發明人更能由此平台控管個人所有的申請案並即時瞭解案件所在狀態，在第一時間與智權人員緊密配合，在最短時間內使發明提案過程達到最佳效率，徹底改善傳統紙本傳簽方式以及資料管理問題，並使日異增加的龐大申請量能有效地被儲存及查詢。另外對於競爭者在各國公開公告的專利也能透過此平台分享給集團各地的使用者，使集團內部專利事務突破國界之限制，以跟上日月光集團日漸擴大的腳步。

日月光集團智財系統化管理平台 IPMS

ASE GROUP IP & LEGAL

IPMS

Patent (IPS) | Contract (ECS)

Home | About us | IP News | IP Announcement | Top Inventor | Course | Downloading | IP Regulations | URL | Website Contactor | Forum | Internal Documents

Search IP Portal

IP Announcement MORE >>

- 2012Q2專利獎金發放日公告
專利獎金ASECL site於2012/08/10(五)，ASEKH site於2012/8/24(五)入帳....
Date | 2012/08/14
- 2012Q2專利獎金發放名單
此為2012年4-6月專利獎金應發放名單(於4/1起專利獎金發放規則適用新制)，請幫忙確認發明人個人資料是否....
Date | 2012/07/09

IP News MORE >>

- 100年國家發明創作獎-貢獻獎之頒獎花絮
日月光集團參與此次經濟部智財局所主辦之國家發明創作獎-貢獻獎的部分於22組實力雄厚的參賽者中榮獲第一名的佳績....
Date | 2011/10/03

Downloading

- Patent Proposal template
- EPS&ECS 操作指南
- EPS&ECS Step by Step Guide
- IPMS II Roll Out Material

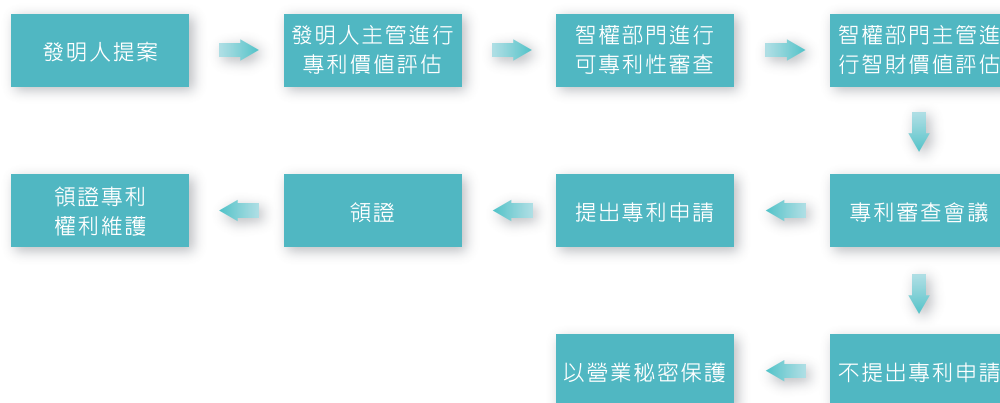
Top Inventor MORE >>

3. 嚴謹的内部審核流程與嚴密的資訊管控

a. 專利部分

日月光對於内部專利提案的審核流程之規劃乃基於能有效產出兼具高價值與高品質之專利，具體上採多層制之評核，確保專利提案之可專利性與價值性，詳述如後。

日月光集團專利提案之審核流程



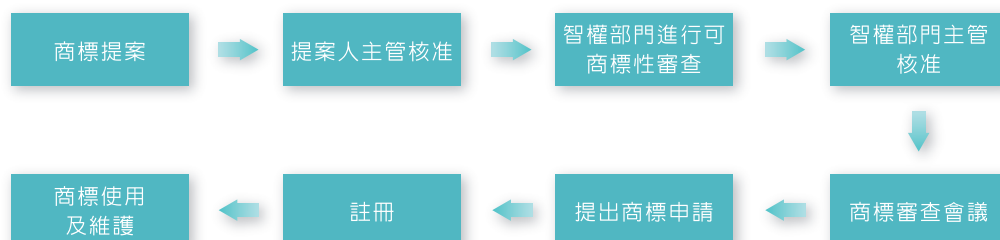
發明人需於專屬之智慧財產管理平台 (IPMS)，填寫專利提案相關資料並作成電子紀錄。藉由系統化之簽核流程與相關紀錄，依序由：

- 發明人主管審查提案內容之完整性，評估專利提案之價值性，並簽核之。
- 智權部門進行先前技術檢索及特徵釐清後，確認提案之可專利性。依據專利要件審查，並評估專利提案之可專利性，進而由智權主管進行專利價值性之審查。
- 再將專利提案提請專門之審查委員會評估，並對專利提案作成價值性決議。
- 當專利提案通過審查後，將安排相關會談，並向各專利申請國提出申請，獲予專利權利證書後，展開專利權之維護。

b. 商標部分

日月光對於商標提案亦有嚴密的管控，以確保商標的申請符合智慧財產的精神，同時亦可透過商標的功能彰顯日月光服務及技術的特殊性及一致性。

日月光集團商標提案之審核流程



商標提案人提出商標提案後，需經過其主管的審核同意，提案進入智權部門後，智權法務先進行商標檢索並評估可商標性，再與外部律師事務所雙重確認後，經智權主管核准，隨即組成商標審查會議，審查委員聽取智權法務對商標性的評估後，依照日月光產品發展策略觀點來評估是否申請該商標，並決定申請國別及類別。隨後請長期配合的商標事務所代為提出申請、答辯及註冊，獲證之後，智權部門負責管理商標的使用及維護，以確保商標使用符合一致性。

c. 營業秘密、著作權及其他智慧財產部分

除了專利及商標之外，日月光對於營業秘密、著作權及其他智慧財產亦透過公司内部規範加以控管，由日月光機密資訊保護政策所衍生的下表來說明：所有日月光集團的資料經過有形紀錄或描述後，經過 PIP (Proprietary Information Protection) 機密性分類與管理，已公開的部分透過專利權與著作權來保護，未公開的部分或具有營業秘密的價值即以營業秘密保護之。此外，關於著作權的著作發表，每一份公開發表具有日月光著作權的文件，皆須經過內部主管及智權法務部門的層層審核，在確保無揭露日月光機密資訊前提下，方得對外發表。同時每一份對外揭露的日月光機密文件也必須通過主管審核。智權法務部門亦會要求接收方簽署保密協定 (NDA, Non-Disclosure Agreement)，以保證日月光的機密資訊不會任意揭露給其他無關之第三人。

日月光集團機密資訊保護機制圖

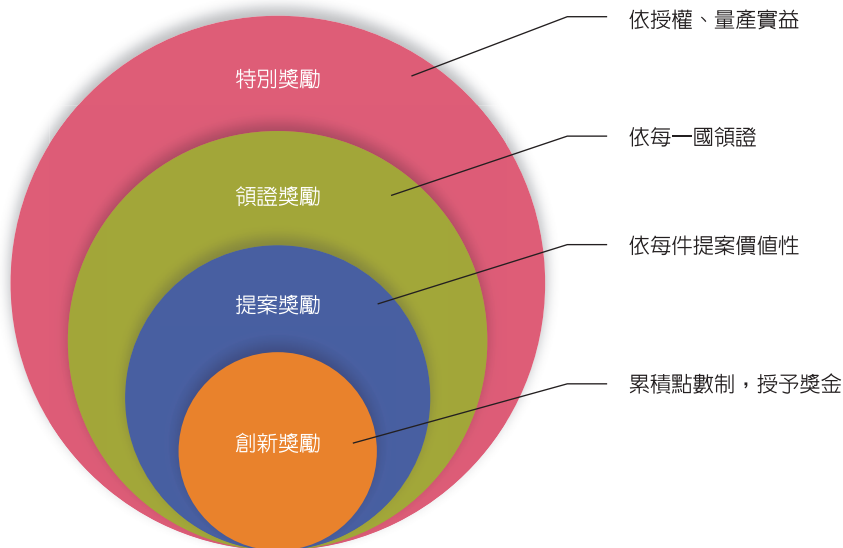


d. 優渥的獎勵制度

獎勵制度乃為鼓勵員工在工作上之創意、發明，積極從事創新研發工作，提升公司生產力與競爭力。

日月光長久致力於智慧財產之開發，並投入大量之經費鼓勵員工積極創新，同時創造出員工持續自我成長及增進公司生產力與競爭力之雙贏局面。藉由多元化的獎勵制度，結合公司智慧財產權之策略運用，為公司創造出許多具有高度價值性之智慧財產。鼓勵創新之目的，在於符合產業獎勵水準、刺激員工創新欲望、營造氛圍、提高公司同仁創新能量。並藉由鼓勵高品質、高經濟價值之智權提案轉量為質，創造更多具價值性之智權提案，及增加研發、工程單位具更多智權基本知識，擴展智權版圖獲得具強大力量之智財。

日月光集團智財提案之獎勵制度



為使獎勵制度更為優化，日月光另行導入點數制於創新獎勵中，依照智財提案價值性之高低分別給予不同之點數，並依據所累積之點數給予獎金；於提案獎勵中，對於通過智財提案之案件，依據總體評價之高低，亦分別給予獎金；於領證獎勵中，對於已領證之智財案件，依每一領證國再另行給予領證獎金。當該智財權為公司創造出授權實益或量產實益時，將會對該智權提報給予特別獎勵。藉由多元獎勵制度，激發員工的創新能量，增進公司之智財資產。

智慧財產清單 / 智慧財產成果 4.3

歷年專利件數分析 4.3.1

日月光立足於台灣，並逐步前進美國市場，所以早期的主要專利申請國為台灣和美國，近年來由於日月光開始將銷售版圖拓增至大陸，因此也開始於大陸進行專利佈局，並逐漸增加大陸專利佈局數量。

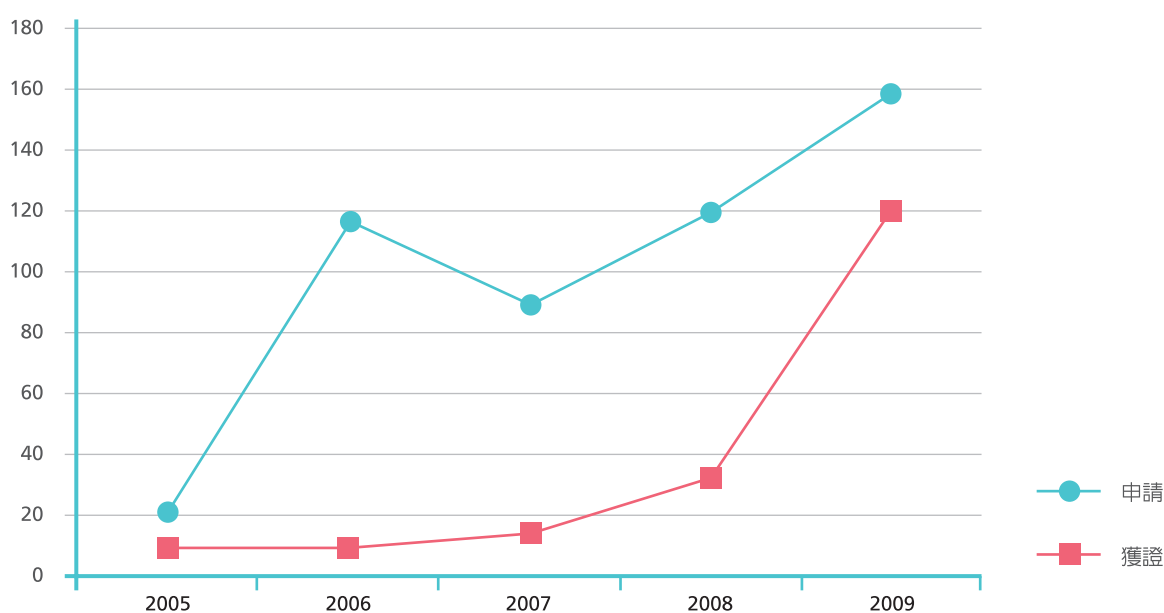
日月光自 1994 年開始申請第一件專利，歷年總共申請超過 4300 件專利，主要申請國為台灣、美國及中國大陸，截至 2012 年 6 月在全球核准的專利數量累積超過 2700 件。

日月光集團各主要申請國核准（獲證）專利件數統計

	台灣	美國	中國大陸	合計
核准件數	1674	647	405	2726

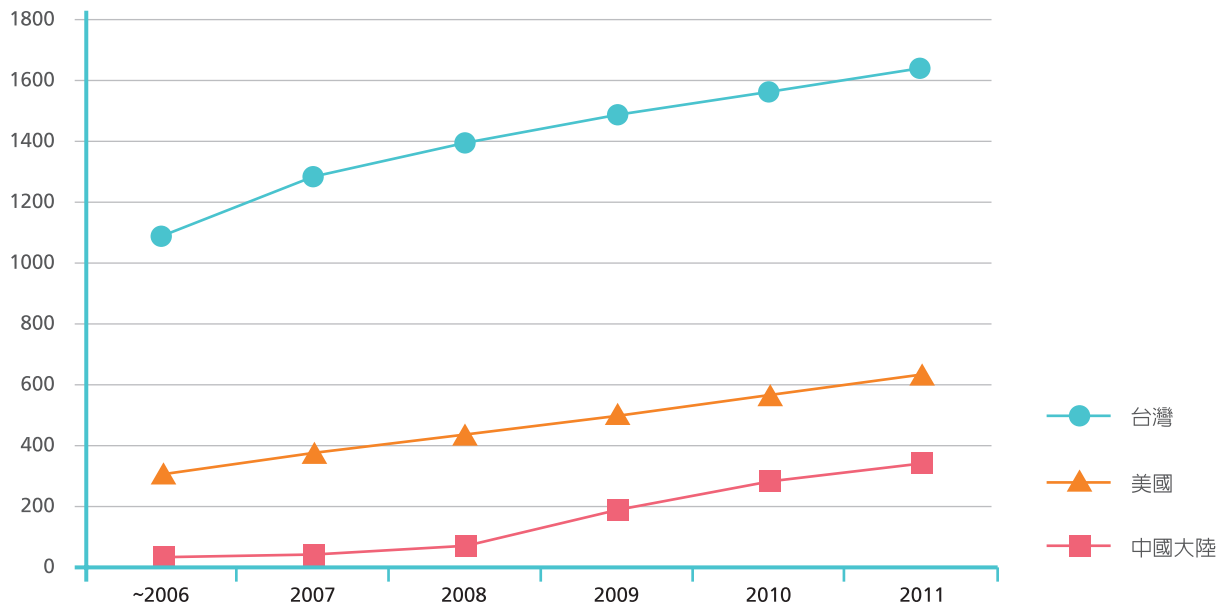
從 2008 年開始，日月光積極拓展中國大陸市場，將中國大陸生產主力集中在中低階封測產品，使得大陸營收之成長幅度逐漸超越台灣與美國。因此，隨著集團發展的計畫及因應未來市場競爭優勢，除了提前於中國大陸展開專利佈局，更開始增加在中國大陸的專利申請量，日月光於 2006 年開始在中國大陸大量申請專利，並在 2009 年開始大有斬獲，2009 年單年的中國大陸專利獲證數量更一舉突破至 100 件以上。

日月光之中國大陸專利歷年單年申請及獲證案數趨勢 (2005-2009 年)



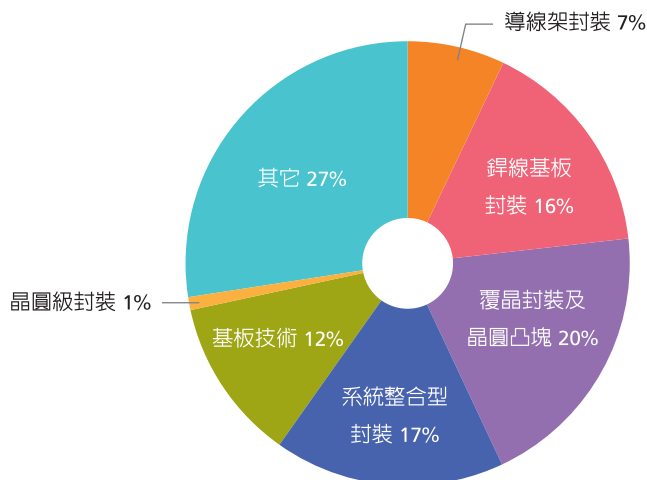
如下圖，截至 2011 年為止，不僅台灣與美國的專利獲證數量持續成長，2011 年的大陸專利累積獲證數量更較 2006 年成長多達 12 倍。

日月光各主要專利申請國獲證專利件數歷年累計趨勢



日月光長期致力於產品技術與製程的發展研究，除為台灣首先投入球型陣格 (BGA) 封裝技術量產之半導體封裝廠商，更在高階封裝與生產製程方面始終領先其他競爭對手的研發與量產時程，研究成果使日月光不僅獲得多項新技術專利，同時也皆領先競爭對手將這些先進技術帶入量產，讓客戶可直接受惠於先進製程技術所帶來的整體效益。尤其，日月光在核心技術的專利獲證數量佔總獲證數量超過七成，顯示在專利佈局上與核心技術的一致。各核心技術在台灣、美國及大陸的獲證總數及所佔的百分比如下圖：

日月光獲證專利技術分類統計



日月光 美國 / 台灣 / 中國大陸專利統計

日月光就核心技術之專利獲證分析如下：

在封裝專利類別中，不難發現日月光帶領台灣封測產業進行三次成功的工業典範轉移，包括：

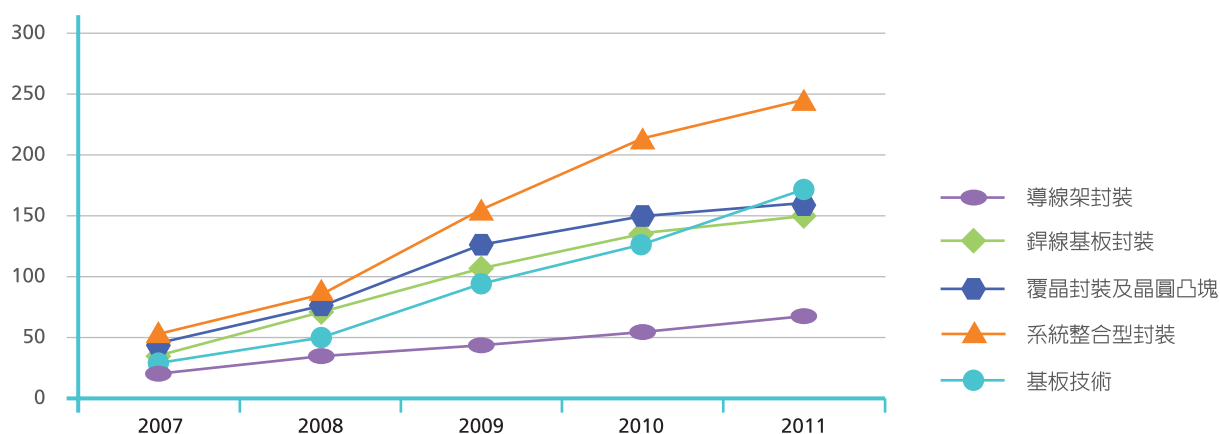
1. 從傳統錫線及導線架封裝延伸至先前由整合型元件製造商 (IDM) 所獨佔的高階先進封裝，如晶圓凸塊 (Bumping) 及覆晶封裝；
2. 針對金價大幅上揚趨勢將金錫線產品轉移至銅錫線，並成功在銅線製程取得領先地位；
3. 將元件封測服務擴展至模組與系統整合型產品 (SiP) 整合服務。

從 2000 年開始推動量產的晶圓凸塊技術以及覆晶封裝技術，讓日月光能超越競爭對手，成為全球市場的領先者，並將封測技術由傳統錫線封裝進化到高階封裝，在此期間，日月光亦積極的在專利上進行佈局，由下圖中可發現，於 2007 年至 2011 年近五年來看，晶圓凸塊及覆晶封裝技術的專利獲證屬於高成長族群；後續日月光更將覆晶封裝以堆疊式封裝態樣導入量產、因而亦對系統整合型 (SiP) 封裝之專利獲證趨勢帶來高成長的正面影響。

另一方面，除上述封裝專利佈局外，封裝基板亦是高階封裝的重要元素，尤其當封裝型態由目前主流的球型陣格封裝 (BGA) 漸邁入覆晶封裝，基板之來源掌握及內供能力提供了不容忽視的競爭優勢，日月光身為全球唯一大規模經營基板事業的封裝與測試服務供應商，在基板專利上佈局更加積極，其成果也相當值得一提。

另外，銅錫線製程專利上，日月光已於 2008 年開始陸續申請美國、台灣及中國大陸專利多項專利；而為因應先進封裝技術之發展與需求，日月光亦自 2006 年開始發展晶圓級封裝技術，於近 5 年來積極佈局申請專利，近年內已開始回收成果。

日月光各核心技術專利獲證件數自 2007 年起歷年累計



其它有價值的智慧財產 4.3.2

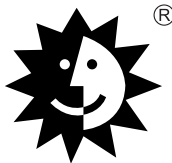
商標

日月光商標分為企業商標及商品商標，主要多在台灣、美國及大陸及歐盟等國申請，類別係以國際分類第 9 類、第 40 類及第 42 類等半導體商品及服務領域。較為重要且持續使用中的商標詳見下圖。

· 企業商標

ASE[®]

日月光[®]



· 商品商標

aQFN[®]

a-EASI[®]

aMAPPoP[™]

aWLP[®]

a-fcCSP[®]

a-S³[™]

著作權及文獻發表

日月光不遺餘力投注於半導體先進製程技術的研發，以高素質的研發團隊與創新的技術和製程，滿足客戶對於強化產品功能與降低成本的需求。長期的研發投資，日月光獲得多項新技術的專利，更在各大國際期刊及國內外研討會上發表許多文獻，截至 2012 年 5 月為止，日月光在國際期刊已發表超過 100 件著作，而在研討會上更發表超過 300 件著作。

企業所擁有的智慧財產之主要用途，及其對企業營運的主要貢獻 4.4

茲就說明企業所擁有的智慧財產對企業的直接貢獻與間接貢獻或尚未應用之智慧財產項目：

日月光智慧財產的運用主要分為專利、營業秘密及商標三部分。

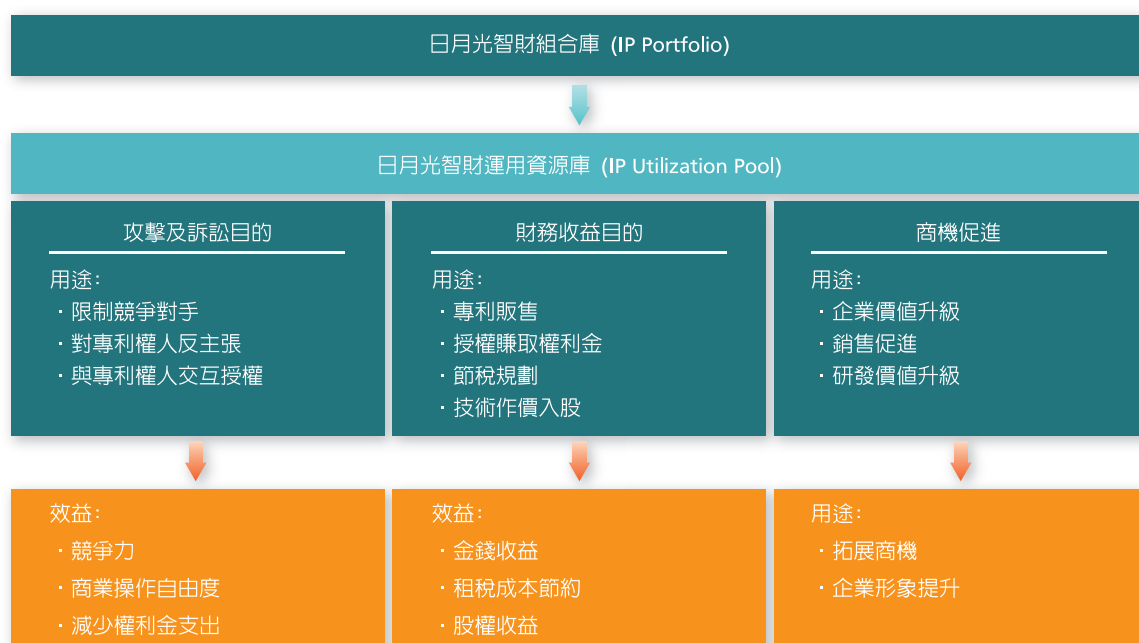
日月光致力於先進封裝技術的開發，每個新產品開發計畫皆有相配合的專利佈局，以妥善保護其研發成果。專利之運用主要可分為收取權利金、排除競爭者使用以及做為與其他公司交互授權的標的。在收取權利金方面，由於競爭同業必須支付權利金給日月光，或是採取較高成本的生產方式迴避日月光專利，如此一來除有形的權利金收益外，無形中亦墊高競爭同業生產成本，使日月光更有能力提供具價格競爭力的產品給客戶。此外，日月光的專利亦用來與國際垂直整合元件大廠做專利的交互授權，使日月光不受其專利的限制，獲得營運的自由。

對於既有之產品，日月光亦不斷進行技術的研發以增強性能並降低生產成本，除申請專利之外，部分研發成果以營業秘密方式保護，在妥善的機密資訊保護措施下，使其他競爭同業不能模仿日月光提供相同之產品或服務，維持日月光封測世界第一的地位。

商標的運用係用來彰顯日月光封測世界第一的品牌形象，日月光主要的先進技術服務名稱皆有申請商標保護，只要看到商品或服務標識，客戶就知道其來源是日月光，其售價合理且品質可靠。

另外，日月光目前已累積大量核准專利，以進行下列各方面的靈活運用，期為公司創造實質收益：

1. 訴訟之抵禦 / 交互授權之籌碼：日月光已備妥相關對業界極具使用價值之專利，期在將來的交互授權談判甚至訴訟之抵禦上作為加強我方立場之利器。
2. 專利出售：日月光計畫對於不再使用之專利的進出售處，藉由專買賣為公司創造收入。
3. 商機促進：日月光搭配專屬智財或專利行銷產品及技術服務已行之有年，藉由已經過官方審核過具有新穎性進步性的智財可肯定日月光成熟可行之技術，進一步爭取客戶之信賴及訂單、也提升研發能力的形象。



智慧財產相關之風險應對措施 4.5

知識經濟時代裡，製造業經營不僅要面對「產」、「銷」、「人」、「發」、「財」等基本面對他人競爭、更進一步對於風險管理也需投注心力以維持穩定的競爭優勢而不致被風險所影響或擊倒。有形的如產品安全、工業及人力安全及環境保護等風險管理、而無形的即屬智慧財產，近年來最為科技業及製造業所重視，尤其以智權侵權糾紛最為常見且影響層面甚廣，在產業新聞經常可見，諸如：專利侵權糾紛或訴訟，動輒進口產品遭扣押甚或遭禁止輸入，遭控侵權的公司可能面對巨額侵害賠償請求等等。日月光為封測業產業龍頭，向來相當重視智慧財產風險管理，除了產品技術開發階段重視他人智慧財產權以外、於量產銷售後亦嚴謹面對相關可能之糾紛、期許將自身及客戶的智權風險降至最低。

防範侵權指控與重視他人智慧財產的相關措施 4.5.1

1. 新產品 / 新技術開發階段

如前概述，日月光產品技術的開發階段即相當重視智慧財產風險控管。日月光智財部門在產品技術設計概念階段即先行進行先前技術檢索、以導正並降低設計概念為先前技術所涵蓋範圍的機會，同時可幫助日月光設計的原創性以利於日後進一步具體產品技術量產原型之開發。待確認概念方向後、進入產品技術原型之開發階段後，智財相關部門將因應具體產出之原型設計，再以先進之檢索軟體系統進行一次詳盡完整的先前技術檢索，以進一步確認即將可能投入量產之產品設計並無被先前技術所涵蓋。這些在開發階段的作為，均可避免在進入量產銷售階段後，因智財糾紛帶給日月光或客戶更大的困擾或損害，也充分顯示日月光尊重他人智慧財產的謹慎態度。

另外，日月光在產品技術開發過程中也與學研機構、供應商或客戶簽訂共同開發合約 (Joint Development Agreement)，以確保在開發成功前先釐清新技術的智慧財產歸屬，同時合約中也會有雙方對於合作開發過程的保密條款及合理使用對方的背景技術條款，以尊重對方提供給日月光的智慧財產、避免日月光將來可能與廠商或客戶間產生之智慧財產權糾紛。

針對先進技術的研發，日月光智財部門也在研發前有計畫地對先前技術進行檢索及調查，一方面幫助提供研發單位研發新技術之參考方向、一方面也強化對於自身專利佈局的情報蒐集，更可避免後續實用階段開發時面臨更大的智財風險。

2. 產品銷售階段

當產品已經銷售給客戶，日月光並不因此而停止對智慧財產權的風險重視，一旦有客戶告知其使用日月光產品有侵權慮、日月光即刻以專業態度及人員協助客戶進行調查及釐清、以降低客戶之銷售風險及法律成本。

3. 永續經營層面

日月光除上述「點」、「線」對於智財風險的控管，在確保長期穩定銷售的經營上，也視大量或主流產品之銷售範圍為「面」，與專利大廠或具一定智慧財產規模之專利權人進行長期交互授權、以確保自身及客戶之銷售穩定。

面臨智慧財產相關之危機所準備之應對措施 4.5.2

針對本身面臨智慧財產的侵權警告主張或者實際指控訴訟、日月光也有一定之因應措施：

1. 當接到智慧財產權人的侵權警告時，日月光先謹慎了解指控情狀、同時指派具專業素養之智權及法務人員迅速地進行分析研判、以誠懇之態度面對與智慧財產權人之溝通甚至談判、做出答覆或回應、若研判風險度極高，日月光也會積極面對、以最合理的成本取得智慧財產權人的授權，以確保銷售之暢通。
2. 當談判無效而面臨訴訟指控時，日月光亦將組成任務小組、敦聘具豐富訴訟經驗及 熟諳訴訟程序之法律專業人士，輔以專業的智權部門分析團隊，有計畫地蒐集證據、分析產品及搜尋先前技術、同時就不侵權以及對方專利無效等兩面提出答辯主張，求盡快地勝訴或以最經濟的方式達成和解，為日月光及廣大客戶將衝擊降至最小並爭取最大權益。

侵權品因應對策 4.5.3

在防堵他人侵害日月光智慧財產面，日月光已建立起有效因應之蒐證及分析模式、並經過實際試行分析、臻至可行：在侵權分析上，日月光深耕封測領域技術、具有一定規模之產品品保驗證之解析設備及能力，加上技術人員對於此領域技術之深諳、日月光本身即具有一定之逆向工程解析 (Reverse Engineering) 能量，而逆向解析能力正為專利侵權調查分析的重要環節。在蒐證能力上，日月光智財部門亦訂有具效率的蒐證作業流程，調查 / 採買作業一切遵循法規進行、並能以最低成本取得嫌疑對象產品。

相較於一般業界常需要以委託專業侵害鑑定機構或逆向解析公司來進行蒐證或分析、耗費鉅額成本，且因受委託機關並非自身產品之專家而需曠日費時，日月光本身的專業部門可以大幅節省這些成本、更重要的是同時兼顧時間及效益。

結語 4.5.4

綜上所述，日月光集團耕耘智慧財產多年，對於智慧財產相關之基礎建設均已建置完備。展望未來，隨著集團營運擴張的腳步、全球市場的需求以及造成人類生活無限想像之未來新科技發展，日月光的智財活動亦將隨時檢視自我，靈活調整組織與功能，積極因應。

日月光半導體製造股份有限公司

www.aseglobal.com